

## 明細書

## 半導体メモリカード、アクセス装置及びアクセス方法

## 5 技術分野

本発明は、半導体メモリカード、及び半導体メモリカードにアクセスするアクセス装置及びアクセス方法に関する。

## 背景技術

10 音楽コンテンツや、映像データなどのデジタルデータを記録する記録媒体には、磁気ディスク、光ディスク、光磁気ディスクなど、様々な種類が存在する。これら記録媒体の1種類である半導体メモリカードは、記録素子としてフラッシュROMなどの半導体メモリを使用しており、記録媒体の小型化が図れることから、デジタルスチルカメラや携帯電話端末など、小型の携帯機器を中心に急速に普及しつつある。

半導体メモリカードに格納されたデータはファイルシステムにより管理されており、ユーザは格納されたデータをファイルとして容易に取り扱うことができる。従来使用されているファイルシステムとして、ISO/IEC 9293、"Information Technology—Volume 20 and file structure of disk cartridges for information"、1994年、に示されているFATファイルシステムがある。又OSTA Universal Disk Format Specification Revision 1.50、1997年、に記載されているUDF (Universal Disk Format) や、NTFS (New Technology File System) などが存在する。これらファイルシステムによりデータが管理された半導体メモリカードは、同一のファイルシステムを解釈する機

器間でファイルを共有することができるため、機器間でデータを授受するこ  
とが可能となる。

5 ファイルシステムでは、データを記録する情報記録領域を、最小アクセス  
単位であるセクタ、及びセクタの集合であるクラスタに分割して管理し、1  
つ以上のクラスタをファイルとして管理する。ファイルに含まれるデータが  
格納される領域は、空き領域からクラスタ単位で割り当てられ、1つのファ  
イルに含まれるデータが必ずしも連続領域に格納されるとは限らない。連続  
領域に格納されていないファイルを読み書きする場合、読み書きの間にシー  
ク動作が発生するため、連続領域に格納されたファイルに比べ、読み書き速  
度が低下するという問題があった。

従来、ホスト機器、例えば、動画記録カメラ等がリアルタイムで半導体記  
録媒体にデータの書き込み処理を行う場合、半導体記録媒体の使用状態、つ  
まり、内部データ記録領域の状態により、データ書き換え処理がデータ取り  
込み処理に追従できなくなることがあった。その結果、データの書き換えが  
15 できなくなり、動画ストリームが途切れるなどの不具合が生じる場合があっ  
た。

従来、このような問題を解決する方法として、例えば特開2002-29  
101号公報に、画像処理装置において原稿1頁分のデータが連続領域に格  
納されるようにデータ書き込みを制御する方法が提案されている。この従来  
20 の方法では、データ書き込み時に固定長の連続領域に必ずデータを書き込む  
ことで、データ読み込み時に一定の処理時間で処理が完了することを保証で  
きるようにしている。

又特開昭63-228281号にはメモリカードにおいてホスト機器がメ  
モリカードからメモリの種別やメモリ容量、メモリ速度を取得できるよう  
25 したメモリカードが示されている。又特開平1-76316号、特開平7-  
320018号には、メモリカードの内部に複数の転送速度を保持し、ホス  
トからの指示に応じて転送速度を切換えるようにしたメモリカードが示され

ている。

しかしながら、上記の従来技術には次のような問題点がある。従来の制御方法では、画像処理装置の処理単位である原稿1頁分のデータサイズを連続領域の単位として使用している。すなわち、アプリケーションが取り扱うデータに適したサイズを基に、連続領域の単位を決定している。この方法は、記録媒体への書き込み単位の違いにより書き込み速度に差が生じない記録媒体には有効である。しかしながら、半導体メモリカードでは、書き込み単位が書き込み速度に大きく影響し、かつ書き込み単位と書き込み速度の関係は使用する半導体メモリの特性や管理方法により異なるため、全ての半導体メモリカードにおいて最適なアクセス方法は一意に定まらず、従来例のようにデータサイズを固定しても全ての半導体メモリカードに対し高速にアクセスすることはできない。

#### 発明の開示

15 本発明では上記問題点に鑑み、半導体メモリカード内に半導体メモリカードのアクセス性能に関する情報を保持し、アクセス装置からその情報の少なくとも一部を取得できるようにすることを特徴とする。アクセス装置はその取得した情報を基にファイルシステムの処理内容を変更することにより、半導体メモリカードに対する高速アクセスを実現することを目的とする。

20 本発明による半導体メモリカードは、アクセス装置に接続されて使用される半導体メモリカードであって、制御信号及びデータをアクセス装置に対して送信し、アクセス装置からの信号を受信するホストインターフェース部と、複数の連続するセクタがデータ消去の最小単位である消去ブロックとしてグループ化され、アドレス管理情報領域とユーザデータ領域とを含む不揮発性メモリと、前記不揮発性メモリに対するデータの消去、書き込み、読み出しを制御するメモリコントローラと、前記不揮発性メモリのアクセス性能に関する情報を格納するカード情報格納部を含むカード情報格納用のメモリと

、前記インターフェース部を介して得られた制御信号に基づいて各部を制御すると共に、前記カード情報格納部のデータアクセス性能に関する情報を読み出し、前記アクセス装置に伝送する制御部と、を具備することを特徴とする。

5 本発明によるアクセス装置は、複数の連続するセクタがデータ消去の最小単位であるブロックとしてグループ化されており、格納されたデータがファイルシステムにより管理されている半導体メモリカードにアクセスするアクセス装置であって、装着された前記半導体メモリカードのアクセス性能に関する情報を前記半導体メモリカードから取得するカード情報取得部と、前記10 アクセス装置が前記半導体メモリカードにアクセスする際に使用可能なアクセス条件に関する情報と、半導体メモリカードに求めるアクセス速度に関する情報を格納するカード使用条件格納部と、前記カード情報取得部が取得した前記半導体メモリカードのアクセス性能に関する情報と、前記カード使用条件格納部に格納された情報から、アクセス条件を決定するアクセス条件決定部と、前記アクセス条件決定部が決定したアクセス条件を取得し、前記アクセス条件に適合したファイルアクセスを行うファイルシステム制御部と、前記ファイルシステム制御部からのアクセス要求に応じて前記半導体メモリカードにアクセスするアクセス制御部と、を具備することを特徴とする。

更に本発明によるアクセス方法は、複数の連続するセクタがデータ消去の最小単位であるブロックとしてグループ化されており、格納されたデータがファイルシステムにより管理されている半導体メモリカードにアクセスするアクセス方法であって、装着された前記半導体メモリカードのアクセス性能に関する情報を前記半導体メモリカードから取得するカード情報取得ステップと、前記半導体メモリカードにアクセスする際に使用可能なアクセス条件に関する情報と、半導体メモリカードに求めるアクセス性能に関する情報を格納するカード使用条件格納ステップと、前記カード情報取得ステップが取得した前記半導体メモリカードのアクセス性能に関する情報と、前記カード

使用条件格納ステップで格納した情報から、アクセス条件を決定するアクセス条件決定ステップと、前記アクセス条件決定ステップで決定したアクセス条件を取得し、前記アクセス条件に適合したファイルアクセスを行うファイルシステム制御ステップと、前記ファイルシステム制御ステップからのアクセス要求に応じて前記半導体メモリカードにアクセスするアクセス制御ステップと、を具備することを特徴とする。

本発明によれば、格納したデータをファイルシステムにより管理している半導体メモリカード、及び半導体メモリカードにアクセスするアクセス装置において、半導体メモリカード内に半導体メモリカードのアクセス性能に関する情報を保持し、その情報を基にアクセス装置側、半導体メモリカード側のいずれか、あるいは両者の処理を最適化することにより、半導体メモリカードに対する高速アクセスを実現することができる。

#### 図面の簡単な説明

図 1 は本発明の実施例 1 に於ける半導体メモリカード、及びアクセス装置を示した説明図である。

図 2 は本発明の実施例 1 に於ける消去プロックとセクタとの関係例を示した説明図である。

図 3 は本発明の実施例 1 に於ける半導体メモリカードへの消去プロック倍数長のデータ書き込み処理を示したフローチャートである。

図 4 は本発明の実施例 1 に於ける半導体メモリカードへの 1 セクタ分のデータ書き込み処理を示したフローチャートである。

図 5 は本発明の実施例 1 に於ける 2 枚のフラッシュメモリを使用した半導体メモリカードの構成例を示した説明図である。

図 6 は本発明の実施例 1 に於ける 2 枚のフラッシュメモリを使用した半導体メモリカードのアクセスタイミング例を示した説明図である。

図 7 は本発明の実施例 1 に於けるカード情報格納部に格納される情報を示

した説明図である。

図 8 は本発明の実施例 1 に於ける第 1 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 9 は本発明の実施例 1 に於ける第 1 の方法に関する半導体メモリカード 5 内部処理を示したフローチャートの一部である。

図 10 は本発明の実施例 1 に於ける第 1 の方法に関する半導体メモリカード内部処理を示したフローチャートの他の一部である。

図 11 は本発明の実施例 1 に於ける第 1 の方法に関するアクセス条件、ア 10 クセス速度値の一例を示した説明図である。

図 12 は本発明の実施例 1 に於ける第 2 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 13 は本発明の実施例 1 に於ける第 2 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

図 14 は本発明の実施例 1 に於ける第 2 の方法に関するアクセス条件、ア 15 クセス速度値の一例を示した説明図である。

図 15 は本発明の実施例 1 に於ける第 3 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 16 は本発明の実施例 1 に於ける第 3 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

図 17 は本発明の実施例 1 に於ける第 4 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 18 は本発明の実施例 1 に於ける第 4 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

図 19 は本発明の実施例 1 に於ける第 5 の方法に関する速度性能レベル判 25 定基準例を示した説明図である。

図 20 は本発明の実施例 1 に於ける第 6 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

図 2 1 は本発明の実施例 1 に於ける第 7 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 2 2 は本発明の実施例 1 に於ける第 7 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

5 図 2 3 は本発明の実施例 1 に於ける第 7 の方法に関するアクセス性能基礎情報表例を示した説明図である。

図 2 4 は本発明の実施例 1 に於ける第 7 の方法に関するリード処理、ライト処理におけるアクセス装置と半導体メモリカード間のアクセスタイミング例を示した説明図である。

10 図 2 5 は本発明の実施例 1 に於ける第 7 の方法に関するイレース処理におけるアクセス装置と半導体メモリカード間のアクセスタイミング例を示した説明図である。

図 2 6 は本発明の実施例 1 に於ける第 8 の方法に関する単位時間あたりに処理可能なデータサイズを用いたアクセス性能表例を示した説明図である。

15 図 2 7 は本発明の実施例 1 に於ける第 8 の方法に関する単位サイズのデータ処理に必要な時間を用いたアクセス性能表例を示した説明図である。

図 2 8 は本発明の実施例 1 に於ける第 8 の方法に関するアクセス性能表例を示した説明図である。

20 図 2 9 は本発明の実施例 1 に於ける第 8 の方法に関するアクセス装置内部処理を示したフローチャートである。

図 3 0 は本発明の実施例 1 に於ける第 8 の方法に関する半導体メモリカード内部処理を示したフローチャートである。

図 3 1 は本発明の実施例 2 に於ける F A T ファイルシステムの構成を示した説明図である。

25 図 3 2 は本発明の実施例 2 に於ける F A T ファイルシステムのデータ格納例を示した説明図である。

図 3 3 は本発明の実施例 2 に於ける F A T ファイルシステムのデータ書き

込み処理を示したフローチャートである。

図34は本発明の実施例2に於けるFATファイルシステムのデータ書き込み前の状態を示した説明図である。

図35は本発明の実施例2に於けるFATファイルシステムのデータ書き込み後の状態を示した説明図である。

図36は本発明の実施例2に於けるFSアクセス単位取得処理を示したフローチャートである。

図37は本発明の実施例2に於ける第1の方法に関するFSアクセス単位を用いたフォーマット後のファイルシステムの構成例を示した説明図である

10。

図38は本発明の実施例2に於ける第2の方法に関するFSアクセス単位を用いたファイルデータ書き込み処理を示したフローチャートである。

図39は本発明の実施例2に於ける第2の方法に関するデータ配置例を示した説明図である。

15 図40は本発明の実施例2に於ける第3の方法に関するFSアクセス単位を用いたディレクトリ領域割り当て処理を示したフローチャートである。

図41は本発明の実施例2に於ける第3の方法に関するFSアクセス単位を用いたディレクトリ領域割り当て処理を示したフローチャートである。

20 図42は本発明の実施例2に於ける第3の方法に関するデータ配置例を示した説明図である。

図43は本発明の実施例2に於ける第4の方法に関するFSアクセス単位を用いたデフラグ処理前のデータ配置例を示した説明図である。

図44は本発明の実施例2に於ける第4の方法に関するFSアクセス単位を用いたデフラグ処理後のデータ配置例を示した説明図である。

25 図45は本発明の実施例2に於ける第5の方法に関するFSアクセス単位を用いた残り空き領域長取得処理を示したフローチャートである。

図46は本発明の実施例2に於ける第5の方法に関するデータ配置例を示

した説明図である。

図47は本発明の実施例2に於ける半導体メモリカード制御LSIを用いたアクセス装置の他の例を示した説明図である。

## 5 発明を実施するための最良の形態

以下、本発明による半導体メモリカード、アクセス装置及びアクセス方法の実施例について、図面を参照しつつ説明する。

### (実施例1)

図1は本発明の実施例1による半導体メモリカードとアクセス装置を示すブロック図である。図1においてアクセス装置100は、CPU101、RAM102、スロット103、ROM104を含む。ROM104にはアクセス装置100を制御するプログラムが格納されている。CPU101はこのプログラムに従い、RAM102を一時記憶領域として使用して動作する制御部である。スロット103は、半導体メモリカード111とアクセス装置100との接続部である。制御信号及びデータはスロット103を経由してアクセス装置100と半導体メモリカード111間で送受信される。更にROM104は、アプリケーションプログラム105、ファイルシステム制御部106、アクセス条件決定部107、カード情報取得部108、アクセス制御部109、カード使用条件を格納する条件格納部110を含む。

一方、半導体メモリカード111は、ホストインターフェース(I/F)部112、CPU113、RAM114、ROM115、メモリコントローラ116、不揮発性メモリ117、第1のメモリ118、第2のメモリ119を含む。ホストインターフェース部112は、アクセス装置100と制御信号及びデータを送受信するインターフェースである。ROM115には半導体メモリカード111を制御するプログラムが格納されており、RAM114を一時記憶領域として使用し、CPU113上で動作する。メモリコントローラ116は半導体メモリカード111内のデータ記憶領域である不揮

発性メモリ 117 を制御する素子である。不揮発性メモリ 117 は、アドレス管理情報 130 とユーザデータ 131 とを含む。アドレス管理情報 130 は不揮発性メモリ 117 内の物理アドレスとアクセス装置 100 がアクセスに使用する論理アドレスとの対応を管理した表である。ユーザデータ 131 はユーザが半導体メモリカード 111 に記録したデータである。第 1 のメモリ 118 は更新可能な不揮発性メモリであり、半導体メモリカード 111 のアクセス性能に関する情報を格納するカード情報格納部 132 を含む。第 1 のメモリ 118 はカード情報格納メモリとして使用される。第 2 のメモリ 119 は更新可能な不揮発性メモリであり、半導体メモリカード 111 にアクセスするアクセス装置 100 に関する情報を格納するホスト情報格納部 133 を含む。

続いて、半導体メモリカード 111 のデータの記録素子である不揮発性メモリ 117 に使用する半導体メモリの特徴について説明する。不揮発性メモリ 117 に用いられる半導体メモリは、EEPROMあるいはフラッシュ ROM と呼ばれる不揮発性メモリ（以下、フラッシュメモリという）を情報記録用の素子として使用している。多くの情報記録媒体で使用されるNAND 型のメモリには、データを書き込む前に一旦書き込み先に記録されているデータを消去して、未記録の状態に戻してからデータを書き込まなければならぬという特徴がある。

ここでデータを消去する単位は消去ブロックと呼ばれ、アクセスの最小単位であるセクタ（例えば 512 バイト）が複数個集まつたブロックとして管理されている。各消去ブロックは通常、 $2^i$ （i は 0 以上の整数）個の複数のセクタが連続する領域がデータ消去の最小単位である消去ブロックとしてグループ化されている。

図 2 はフラッシュメモリ FM における消去ブロックとセクタとの関係の一例を示した図である。図 2 の例では、消去ブロック EB は 0 ~ (N - 1) までの N ブロックから成り、1 消去ブロックは例えば 128KB とする。1つ

の消去ブロックは 256 セクタから構成されており、 P S N = 0 ~ (N - 1) × 256 + 255 までの一連の物理セクタ番号 P S N が付されている。アクセスはセクタ単位で行うことが可能であるが、書き込みに先立ち必要となるデータの消去処理は消去ブロック (128KB) 単位で行われる。

5 この半導体メモリカード 111 におけるデータ消去、書き込み処理の例を、図 3、図 4 を用いて説明する。図 3 では、書き込み処理の一例として、消去ブロック倍数長のデータを書き込む場合における半導体メモリカード 111 内部の処理手順を示す。

図 3 におけるデータ記録処理では、先ずアクセス装置 100 から送信されたコマンドと引数を、ホストインターフェース部 112 を介して受信する (S301)。次に、受信したコマンドを参照し、自身が認識できない不正コマンドか否かを判定する (S302)。不正コマンドの場合、アクセス装置 100 にエラーを通知して処理を終了する (S303)。認識可能なコマンドの場合、そのコマンドが書き込みコマンドであるか判定する (S304)。書き込みコマンド以外の場合、各コマンドに対応した他の処理を実施する (S305)。書き込みコマンドの場合、引数に格納された書き込み位置、書き込みサイズの情報から、実際にフラッシュメモリにデータを書き込む消去ブロックの物理アドレスを決定する (S306)。次に、書き込みに先立ち、メモリコントローラ 116 を介して、フラッシュメモリに存在する S306 で決定した消去ブロックに存在するデータを消去する (S307)。次に、アクセス装置 100 から 1 セクタ分のデータを、ホストインターフェース部 112 を介して受信する (S308)。データの受信を完了すると、受信した 1 セクタ分のデータを、メモリコントローラ 116 を介して、フラッシュメモリへ書き込む (S309)。こうして S308、S309 のデータ受信、書き込み処理を、1 消去ブロック分のデータ書き込みが完了するまで繰り返し実施する (S310)。S306 から S310 までの 1 消去ブロック分のデータ書き込み処理を、アクセス装置 100 から指定された書き込み

サイズ分のデータ書き込みが完了するまで繰り返し実施する (S 3 1 1)。アクセス装置 100 から指定された書き込みサイズ分のデータ書き込みが完了した場合、処理を終了する。

次に図 4 は 1 セクタのデータを書き込む場合における半導体メモリカード 5 111 内部の処理手順を示す。図 4 におけるデータ記録処理において、図 3 の処理と異なる点は、S 4 1 0 において書き込みを行う消去ブロックに含まれるデータのうち、アクセス装置 100 からデータを受信する 1 セクタ以外のデータを、S 4 0 6 で決定した消去ブロックに書き込む点である。NAND 型のメモリでは、データ書き込みに先立ち一旦データを消去する必要があり、この消去処理は消去ブロック単位でしか行えない。そのため 1 セクタのデータを書き込む場合でも、1 消去ブロック分のデータを消去し、更に S 4 10 の処理のように同じ消去ブロックに含まれる既存データを新しい消去ブロックに書き戻す必要がある。

図 3、図 4 で示したようにデータ記録処理では、大きく分けてコマンド解釈処理、データ消去処理、データ書き込み処理の 3 つの処理が存在する。例 15 えば、コマンド解釈のオーバーヘッドに 3 m 秒、1 セクタの書き込み処理に 200 μ 秒、1 消去ブロック (例えば 128 KB) の消去処理に 2 m 秒かかるフラッシュメモリを想定する。このフラッシュメモリに対して 1 消去ブロック (128 KB) 分のデータの書き込みでは図 3 に示す処理が実行され、コマンド解釈に 3 m 秒、消去処理に 2 m 秒、書き込み処理に  $256 \times 200$  μ 秒かかり、合計 56.2 m 秒となる。同様に 1 セクタ (512 B) 分のデータの書き込みでは、図 4 に示す処理が実行され、コマンド解釈に 3 m 秒、消去処理に 2 m 秒、書き込み処理に  $200 \mu \text{秒} + 255 \times 200 \mu \text{秒}$  かかり、合計 56.2 m 秒となる。すなわち、128 KB のデータを書き込んだ場合と 20 512 B のデータを書き込んだ場合で同じ時間がかかることになる。この例ではデータ転送時間などを考慮せず極端に性能差が出る場合について説明したが、実際のフラッシュメモリにおいても消去ブロック単位で書き込み

を行った場合に書き込み時間が短くなる。

また、半導体メモリカード 111 では、記録素子として複数枚のフラッシュメモリを使用する場合がある。図 5 は、不揮発性メモリ 117 に 2 枚のフラッシュメモリ FM0, FM1 を使用した半導体メモリカード 111 の構成例を示した図である。図 5 に示す 2 枚のフラッシュメモリは、0\_0 ~ 1\_(N-1) までの各消去プロックが 256 セクタで構成されており、2 枚のフラッシュメモリに存在する各セクタには、256 セクタ単位で 2 枚のフラッシュメモリが交互に入れ替わるように昇順の物理セクタ番号 PSN が付与されている。この複数枚のフラッシュメモリから成る不揮発性メモリ 117 を有する半導体メモリカード 111 の場合、複数枚のフラッシュメモリに対して並列に読み書き処理を行うことで、高速アクセスを実現することができる。例えば図 5 の例においては、物理セクタ番号 PSN0 から PSN511 までの 512 セクタにデータを書き込む際に、消去プロック EB0\_0, EB1\_0 の 2 つの消去プロックに対し並列にデータを書き込むことで、高速にデータを書き込むことができる。

図 6 は、この半導体メモリカード 111 に対して書き込み時のタイミングを示すものであり、図 6 (a) は 1 消去プロックの書き込み時、図 6 (b) は 2 消去プロック並列書き込み時のタイミングの一例を示す。図 6において T1 は、1 消去プロックの書き込み処理にかかる時間を表す。また、T1' + T2' は 2 消去プロックの並列書き込み処理にかかる時間を表す。すなわち、1 消去プロックずつ 2 回に分けてデータを書き込んだ場合の書き込み処理時間は  $T1 \times 2$  となり、2 消去プロックの並列書き込みを行った場合の書き込み処理時間は  $T1' + T2'$  となる。T1' はフラッシュメモリに対する書き込みを伴わない処理にかかる時間であり、ごく僅かな時間となる。また、T2' は 2 枚のフラッシュメモリを並列に書き込む処理にかかる時間であり、1 枚のフラッシュメモリに書き込む T1 の処理に比べ多少時間はかかるものの、T1 の 2 倍の時間まではかかるない。そのため、図 6 の例では半

導体メモリカード 111 に対し 2 消去ブロック単位で書き込んだ場合に書き込み時間が最短となる。

すなわち、半導体メモリカード 111 への書き込み時間は、消去ブロックの大きさだけに依存するのではなく、半導体メモリカード 111 に使用する

5 フラッシュメモリの枚数、フラッシュメモリの管理方法などにも依存する。

更には半導体メモリカード 111 の世代や製造者の違いにより、半導体メモリカード 111 のアクセス性能は異なる。

そのため、本実施例では、半導体メモリカード 111 毎に異なるアクセス性能に関する情報を半導体メモリカード 111 内に保持し、アクセス装置 1

10 00 が取得できるようにする。これにより、アクセス装置 100 が各半導体メモリカード 111 に最適なアクセス方法を認識し、半導体メモリカード 111 に高速にアクセスできるようにしている。

続いて、本実施例におけるカード情報格納部 132 について詳細に説明する。カード情報格納部 132 は、半導体メモリカード 111 のアクセス性能に関する情報を格納する記憶部である。図 7 は、カード情報格納部 132 に格納される情報の一例を示した図であり、第 1 ~ 第 5 の情報の少なくともいづれかが格納される。以下、情報の種別毎に各項目について説明する。

カード情報に含まれる第 1 の情報は、半導体メモリカード 111 内部の物理特性に関する情報である。この情報には、例えば半導体メモリカード 11

20 1 に使用するフラッシュメモリの種別、メモリの使用枚数、メモリへの並列書き込みの有無などの半導体メモリの管理方法、フラッシュメモリの消去ブロックサイズ、半導体メモリカード 111 内の管理ブロックサイズ、温度条件、消費電力量、電流値、電圧値、カード種別情報などが含まれる。カード種別情報は半導体メモリカード 111 が準拠する規格のバージョンやサポートするコマンドセットなどカードの種類を判別するための情報である。これらの情報は、並列書き込みによる処理効率化に影響を及ぼすフラッシュメモリの枚数や、半導体メモリカード 111 に対する最適な処理単位サイズに影

響を及ぼす消去ブロックサイズなど、半導体メモリカード 111 のアクセス性能を決定する上で基礎となる情報を含む。管理ブロックサイズは図 2 に示すように 1 枚のフラッシュメモリから成る場合は消去ブロックサイズと同一であり、図 5 に示すように 2 枚のフラッシュメモリから成る場合には同時に消去によって最も速度が早くなるサイズ、即ち消去ブロックサイズの 2 倍となる。更に多数のフラッシュメモリを並列で使用する場合には並列数 × 消去ブロックサイズとなる。尚第 1 の情報としてはこれらの少なくとも 1 つの情報を含むものであればよい。

カード情報に含まれる第 2 の情報は、アクセス装置 100 から半導体メモリカード 111 にアクセスする際のアクセス条件に関する情報である。この情報には、処理種別、処理単位サイズ、処理単位境界、処理単位時間、アクセス方法、シーケンシャルアクセス（図では単に SA という）時の最低連続領域サイズ、入力クロック周波数、ピット幅などが含まれる。処理種別とは、半導体メモリカード 111 に対する処理の種別を示し、リード処理、ライト処理、イレース処理などが存在する。更にライト処理には既にデータが書き込まれている位置にデータを上書きする場合に必要となるイレース処理を含む書き込み処理と、データが存在しない位置にデータを書き込むだけの処理の 2 種類が存在する。処理単位サイズは、半導体メモリカード 111 に対する 1 回の処理のサイズである。処理単位境界は、処理開始位置を示す情報である。処理単位境界は処理単位サイズ内の処理によって最も速度が早くなる境界を示し、処理単位サイズの境界と一致している場合や、その中間地点からの処理も許容する場合等が含まれる。処理単位境界は、例えば処理単位サイズが 128 KB の場合、その処理単位サイズと一致する場合には 128 KB、その中間からの処理も可能な場合には 64 KB のように表現される。先に説明したように、半導体メモリカード 111 に対する最適な処理単位サイズや処理単位境界は、半導体メモリカード 111 内部で並列処理されるフラッシュメモリの枚数や管理方法、消去ブロックサイズなどに依存する。す

なわち、半導体メモリカード 111 内部でフラッシュメモリが並列処理されない場合は、フラッシュメモリの消去ブロックサイズと処理単位サイズが同一である。このとき処理単位境界がこれらと同じ場合、効率的に半導体メモリカード 111 にアクセスすることが可能である。一方、複数枚のフラッシュメモリが並列処理されている場合は、並列処理の管理ブロックサイズと処理単位サイズ、処理単位境界が同じ場合に、効率的にアクセスすることが可能となる。また、半導体メモリカード 111 に最適な処理単位境界が処理単位サイズの倍数長となる場合、処理単位境界を省略し、処理単位サイズを用いて境界を決定することも可能である。

10 処理単位時間は、アクセス性能を表現する際に性能値の測定基準となる単位時間と示す情報である。アクセス方法は、アクセス装置 100 が半導体メモリカード 111 にアクセスする際のアドレス指定条件を示し、連続領域にアクセスを行うシーケンシャルアクセス (SA)、不連続領域にアクセスを行うランダムアクセス (RA) などが存在する。フラッシュメモリが並列処理されている半導体メモリカード 111 において、並列処理が可能な管理ブロックサイズ単位で処理を行わず、消去ブロック単位などの更に小さな単位に分割して処理を行った場合でも、連続した領域に対してシーケンシャルに処理が行われれば、フラッシュメモリの管理方法によっては、ある程度高速な処理が行える。そのため、シーケンシャルアクセス時の最低連続領域サイズは、シーケンシャルアクセス時に高速アクセスするために必要な最低連続領域の大きさを示す。入力クロック周波数は、アクセス装置 100 と半導体メモリカード 111 間のコマンドやデータの送受信における基本クロックの周波数を示す情報である。ピット幅は、アクセス装置 100 と半導体メモリカード 111 間のデータ転送に使用する信号線のピット数を示す情報であり、例えば 1 ピット、4 ピットなどである。尚第 2 の情報としてはこれらの少なくとも 1 つの情報を含むものであればよい。

カード情報に含まれる第 3 の情報は、半導体メモリカード 111 のアクセ

ス速度に関する情報である。この情報には、半導体メモリカード 111 の速度性能レベル、単位時間に処理可能なデータサイズ、単位サイズの処理を行う際にかかる時間、転送レート、カード内部の処理時間などが含まれる。速度性能レベルは、例えばフラッシュメモリカードの速度制御を例えば高速、  
5 中速、低速などフラグを用いて表現したものである。又単位サイズの処理を行う際にかかる時間は、例えばリード処理、ライト処理、イレース処理などの各処理時間毎に平均値や最悪値を含むことができる。単位時間に処理可能なデータサイズ、単位サイズ当たりの処理時間は、後述するアクセス性能表としてデータを保持するようにしてもよい。更に転送レートについても後述  
10 するように、リード処理、ライト処理、イレース処理の夫々の平均値や最悪値を含むことができる。又カード内部処理時間は後述するように、アクセス性能基礎情報表として記憶させておくことができる。これらの情報はいずれも半導体メモリカード 111 のアクセス速度を表現する情報であり、表現方法のみが異なる。更に、これらアクセス速度に関する情報は先に説明した第  
15 1 の情報、第 2 の情報と密接に関係している。例えば、入力クロック周波数が低い場合、半導体メモリカードに入出力するデータの転送速度が低くなり、結果として半導体メモリカード 111 のアクセス性能が低くなる。また、半導体メモリカード 111 にアクセスする処理単位サイズが小さければ、消去ブロック単位でのアクセスが行えなかったり、並列処理の効果が得られないなどの理由により、半導体メモリカード 111 のアクセス速度が低くなる  
20 。このように第 3 の情報であるアクセス速度に関する情報は、第 1 の情報、第 2 の情報に関連付けられた情報が格納されている。尚第 3 の情報としてはこれらの少なくとも 1 つの情報を含むものであればよい。

カード情報に含まれる第 4 の情報は、半導体メモリカード 111 の異常系処理に関する情報である。この情報には、リード、ライトなどの各処理におけるエラー発生確率、アクセス装置 100 がコマンドを半導体メモリカード 111 に発行してからエラー通知を受けるまでの時間の最悪値が含まれる。

これらの情報は、アクセス装置 100 が異常系処理のために必要とするバッファサイズの見積りなどを行う際に使用される。尚第 4 の情報としてはこれらの少なくとも 1 つの情報を含むものであればよい。

カード情報に含まれる第 5 の情報は、半導体メモリカード 111 のアクセス性能に関するその他の情報である。この情報には、速度性能レベル判定基準、速度性能レベル、消費電力量レベルが含まれる。第 5 の情報としてはこれらの少なくとも 1 つの情報を含むものであればよい。これらの情報の詳細は以下で説明する。

図 7 では、カード情報格納部 132 に含まれる可能性のある情報として、以上 5 種類の情報を挙げたものである。カード情報格納部 132 はこれらの全ての情報を格納してもよい。あるいはカード情報格納部 132 はアクセス装置 100 と半導体メモリカード 111 間で最適なアクセスを行うために必要な情報を選択して格納してもよい。このうち特に本願の特徴的なカード情報は第 2 のアクセス条件に関連する情報、及び第 3 のアクセス速度に関連する情報である。

実施例 1 の主眼とする所は、図 7 に示すような半導体メモリカード 111 のアクセス性能に関する情報を半導体メモリカード 111 内部に保持し、その情報の一部、あるいは全てをアクセス装置 100 が取得できるようにし、アクセス装置 100 から半導体メモリカード 111 に対して最適なアクセスを行えるようにする点である。以下では、半導体メモリカード 111 に対して最適なアクセスを行うために、アクセス装置 100 が半導体メモリカード 111 のアクセス性能を知る第 1 ～ 第 8 の方法を説明する。

第 1 の方法は、アクセス装置 100 からの要求に応じ、半導体メモリカード 111 に最適にアクセスするためのアクセス条件、アクセス速度の情報を半導体メモリカード 111 が返す方法であるこの方法について図 8 ～ 図 11 を用いて説明する。図 8 は本方法におけるアクセス装置 100 側の取得手順を示した図、図 9、図 10 は半導体メモリカード 111 側の処理手順を示し

た図であり、図 1 1 は結果として半導体メモリカード 1 1 1 がアクセス装置 1 0 0 に返すアクセス条件、アクセス速度情報の一例を示した図である。

まず始めに図 8 を用いてアクセス装置 1 0 0 側の処理手順を説明する。図 8において、先ずアクセス装置 1 0 0 は半導体メモリカード 1 1 1 に対し、  
5 半導体メモリカード 1 1 1 のカード種別情報を取得するためにカード種別取得コマンドを発行する (S 8 0 1)。次に、発行したコマンドにより半導体メモリカード 1 1 1 からカード種別情報が取得できたか判定する (S 8 0 2)。取得に失敗した場合、エラーが発生したと判断し処理を終了する (S 8 0 3)。取得に成功した場合、取得した情報を基に、半導体メモリカード 1  
10 1 1 に最適にアクセスするためのアクセス条件と、その際のアクセス速度値を半導体メモリカード 1 1 1 から取得するコマンド (最適アクセス情報取得コマンド) に対応した半導体メモリカード 1 1 1 であるか判定する (S 8 0 4)。対応していない半導体メモリカード 1 1 1 であれば、アクセス条件、  
15 アクセス速度値の取得を中止して処理を終了する (S 8 0 5)。対応している半導体メモリカード 1 1 1 であれば、最適アクセス情報取得コマンドを半導体メモリカード 1 1 1 に発行する (S 8 0 6)。次に、発行したコマンドにより半導体メモリカード 1 1 1 からアクセス条件、アクセス速度値が取得できたか判定する (S 8 0 7)。取得に失敗した場合、エラーが発生したと判断し処理を終了する (S 8 0 8)。取得に成功した場合、処理を正常終了する。  
20

次に図 9、図 1 0 を用いて半導体メモリカード 1 1 1 側の処理手順を説明する。図 9 は、図 8 の説明におけるカード種別取得コマンドがアクセス装置 1 0 0 から発行された場合における半導体メモリカード 1 1 1 側の処理を示した図である。図 9 の半導体メモリカード 1 1 1 側の処理において、先ず半導体メモリカード 1 1 1 はアクセス装置 1 0 0 からコマンドを受信する (S 9 0 1)。次に、受信したコマンドを参照し、自身が認識できない不正コマンドか否かを判定する (S 9 0 2)。不正コマンドの場合、アクセス装置 1

00 にエラーを通知して処理を終了する (S903)。認識可能なコマンドの場合、そのコマンドがカード種別取得コマンドであるか判定する (S904)。カード種別取得コマンド以外の場合、各コマンドに対応した他の処理を実施する (S905)。カード種別取得コマンドの場合、カード情報格納部132からカード種別情報を読み出す (S906)。最後に読み出したカード種別情報をアクセス装置100に送信し処理を終了する (S907)。

図10は、図8の説明における最適アクセス情報取得コマンドがアクセス装置100から発行された場合における半導体メモリカード111側の処理を示した図である。図10の処理において、半導体メモリカード111はアクセス装置100からコマンドを受信する (S1001)。次に、受信したコマンドを参照し、自身が認識できない不正コマンドか否かを判定する (S1002)。不正コマンドの場合、アクセス装置100にエラーを通知して処理を終了する (S1003)。認識可能なコマンドの場合、そのコマンドが最適アクセス情報取得コマンドであるかを判定する (S1004)。最適アクセス取得コマンドでなければ他の処理を実施し (S1005)、このコマンドであった場合にS1006において、半導体メモリカード111に最適にアクセスするためのアクセス条件と、その際のアクセス速度値をカード情報格納部132から読み出す。そしてS1007において、読み出したアクセス条件、アクセス速度値をアクセス装置100に送信する。

20 このように図8～図10に記載した処理手順により、アクセス装置100は半導体メモリカード111から、半導体メモリカード111に最適にアクセスするためのアクセス条件と、その際のアクセス速度値を取得することが可能となる。図11(a)は、このアクセス条件を示した図、図11(b)はアクセス速度値の一例を示した図である。アクセス条件は図11(a)に示すように、処理単位サイズや処理単位境界、アクセス方法、入力クロック周波数、ビット幅など、半導体メモリカード111に最適にアクセスするためにアクセス装置100が従うべき条件を示した情報である。ここでは例え

ば処理単位サイズは 128KB の倍数長、処理単位境界は 128KB の倍数長、アクセス方法は 256KB 以上の連続領域にシーケンシャルアクセスするものとし、入力クロック周波数は 25MHz 以上、ビット幅は 4 ビットとしている。またアクセス速度値は図 11 (b) に示すように、リード、ライト、イレースの各処理における転送レートの平均値、最悪値など、先のアクセス条件に従ったアクセスをアクセス装置 100 が行った場合の処理性能を示した情報である。これらの情報を半導体メモリカード 111 から取得することで、アクセス装置 100 はその半導体メモリカード 111 に最適にアクセスするにはどのようにアクセスしたら良いか、またその場合にどの程度の 10 アクセス性能が得られるかを認識することができる。これにより半導体メモリカード 111 の特性に応じた最適なアクセスを実現することができる。

続いて第 2 の方法として、アクセス装置 100 がアクセス条件を半導体メモリカード 111 に入力し、アクセス速度値を半導体メモリカード 111 が返す方法について、図 12、図 13、図 14 を用いて説明する。図 12 は、 15 本方法におけるアクセス装置 100 側の処理を示す図である。図 12 に示すアクセス装置 100 側の処理手順において、図 8 に示す第 1 の方法の場合と同様に、カード種別取得コマンドを発行し (S1201)、これが成功しなければエラー終了する (S1202, S1203)。これが成功すれば、S 1204 においてアクセス速度値取得コマンド対応カードかどうかを判別 20 する。このコマンドに対応していない場合はアクセス速度値の取得を中止し (S1205)、このコマンドに対応している場合は、ステップ S1206 においてアクセス速度値取得コマンドを発行する。アクセス速度値の取得に成功したかどうかを判断し (ステップ S1207)、成功しなければエラー終了し (S1208)、取得すれば正常終了する。本方法ではアクセス装置 100 がアクセス条件を半導体メモリカード 111 に入力するため、アクセス速度 25 値取得コマンドはアクセス条件を引数にもつコマンドとなる。

次に、半導体メモリカード 111 側の処理手順について図 13 を用いて説

明する。図13は、図12の説明におけるアクセス速度値取得コマンドがアクセス装置100から発行された場合における半導体メモリカード111側の処理を示した図である。図13の処理を開始すると、S1301においてコマンドを受信し、不正コマンドかどうかを判別し、不正コマンドであれば5 エラー終了する(S1302, S1303)。不正コマンドでなければアクセス速度値取得コマンドかどうかを判定し(S1304)、このコマンドでなければ他の処理を実施する(S1305)。アクセス速度値取得コマンドであれば半導体メモリカード111はアクセス条件、アクセス速度値をカード情報格納部132から読み出す(S1306)。次に、読み出したアクセス10 条件とそれに対応するアクセス速度値を参照し、アクセス装置100がコマンドの引数で指定したアクセス条件に合致するアクセス速度値が存在するか判定する(S1307)。存在しない場合、アクセス装置100にエラーを通知して処理を終了する(S1308, S1309)。存在する場合、該当するアクセス速度値をアクセス装置100に送信し、処理を終了する(S15 1310)。

このように図12、図13に記載した処理手順により、アクセス装置100は半導体メモリカード111にアクセス条件を入力し、その条件に応じたアクセス速度値を取得することが可能となる。

図14(a)はアクセス装置100が半導体メモリカード111に入力するアクセス条件を示す図、図14(b)は半導体メモリカード111がアクセス装置100に返すアクセス速度値の一例を示した図である。アクセス装置100が半導体メモリカード111に入力するアクセス条件は、例えば図20 14(a)に示すように、処理単位サイズを128KB、処理単位境界を128KB、アクセス方法を256KB連続領域としてシーケンシャルアクセスするものとし、入力クロック周波数25MHz、ピット幅を4ビットなど25 、半導体メモリカード111にアクセスする際の条件を示した情報である。

また図14(b)に示すアクセス速度値は図11(b)と同様の情報であり

、アクセス装置 100 が入力したアクセス条件に応じたアクセス速度値を示す。このように半導体メモリカード 111 にアクセスする際の条件を入力し、その条件に応じたアクセス速度値を半導体メモリカード 111 から取得することで、想定するアクセス方法により、所望のアクセス性能が得られるか 5 をアクセス装置 100 が判定することが可能となる。

次に第 3 の方法は、アクセス装置 100 がアクセス速度値を半導体メモリカード 111 に入力し、アクセス条件を半導体メモリカード 111 が返す方法である。この方法について図 15、図 16 を用いて説明する。

図 15 は本方法におけるアクセス装置 100 側の処理手順を示した図である。アクセス装置側の処理は前述した第 2 の方法のアクセス装置の動作とほぼ同様であり、ステップ S1206 のアクセス速度値取得コマンドの発行に代えて、本方法ではステップ S1506 においてアクセス条件取得コマンドを発行している。

図 16 は本方法における半導体メモリカード 111 側の処理手順を示した図である。図 16 の処理手順において、先に説明した第 2 の方法と異なる点は、ステップ S1304 のアクセス速度値取得コマンドに代えて、ステップ S1604 のアクセス条件取得コマンドかどうかを確認し、その後このコマンドであればアクセス速度値をカード情報格納部 132 から読み出す（ステップ S1606）。そしてステップ S1607 において読み出したアクセス条件からアクセス装置が指定したアクセス速度値に合うアクセス条件が存在するかどうかを判定する。S1608においてこのようなアクセス条件が存在しなければエラー終了し（S1609）、存在すれば、アクセス条件をアクセス装置に送信して（S1610）、処理を終える。

図 15、図 16 に記載した処理手順により、アクセス装置 100 は半導体メモリカード 111 にアクセス速度値を入力し、その速度値に応じたアクセス条件を取得することが可能となる。本方法における、このアクセス条件、アクセス速度値は、例えば図 11（b）に示される情報である。本方法では

、このように半導体メモリカード 111 にアクセスする際に要求する性能値を入力し、その性能値を満たすためにアクセス装置 100 が従うべきアクセス条件を半導体メモリカード 111 から取得する。こうすれば、アクセス装置 100 は所望のアクセス性能を満たすためにどのように半導体メモリカード 111 にアクセスすれば良いか認識することができ、所望のアクセス性能でのアクセスを実現することが可能となる。

続いて第 4 の方法は、アクセス装置 100 がアクセス条件、アクセス速度値を半導体メモリカード 111 に入力し、入力されたアクセス条件でアクセスした場合に入力されたアクセス速度値を満たすことができるか否かを半導体メモリカード 111 が返す方法である。この方法について図 17、図 18 を用いて説明する。

図 17 は本方法におけるアクセス装置 100 側の処理手順を示した図である。図 17 において、先に説明した第 1 の方法と同様に、カード種別取得コマンドを発行し、この取得に成功すれば最適アクセス可否判定コマンドに対応するカードかどうかを判定する (S1704)。このカードでなければ最適アクセス可否判定を中止し (S1705)、対応カードであればステップ S1706 において最適アクセス可否判定コマンドを発行する。本方法ではアクセス装置 100 がアクセス条件とアクセス速度値を半導体メモリカード 111 に入力するため、最適アクセス可否判定コマンドはアクセス条件とアクセス速度値を引数にもつコマンドとなる。判定結果の取得が成功したかどうかを判断し (S1707)、失敗すればエラー終了し (S1708)、成功すれば終了する。このコマンドの結果として半導体メモリカード 111 から得られる情報は、指定したアクセス条件でアクセスした場合に、指定したアクセス速度値が満たされるかどうかの判定結果となる。

次に、図 18 に示す半導体メモリカード 111 側の処理手順について説明する。第 1 の方法と同様に、本方法でもアクセス装置 100 はカード種別取得コマンドを発行するが、半導体メモリカード 111 側の処理は、図 9 に示

す処理と同じである。図18は、図17の説明における最適アクセス可否判定コマンドがアクセス装置100から発行された場合における半導体メモリカード111側の処理を示した図である。図18の処理を開始すると、S1801においてコマンドを受信し、不正コマンドかどうかを判別し、不正コ  
5 マンドであればエラー終了する(S1802, S1803)。不正コマンドでなければ最適アクセス可否判定コマンドかどうかを判定し(S1804)、このコマンドでなければ他の処理を実施する(S1805)。最適アクセス可否判定コマンドであれば、半導体メモリカード111はアクセス条件、  
10 アクセス速度値をカード情報格納部132から読み出す(S1806)。次に、読み出したアクセス条件とそれに対応するアクセス速度値を参照し、アクセス装置100がコマンドの引数で指定したアクセス条件でアクセスした際に、アクセス装置100が指定したアクセス速度値が満たされるか判定する(S1807, S1808)。アクセス速度値が満たされる場合、アクセス装置100にアクセス速度値が満たされる旨を通知して処理を終了する(S1809)。アクセス速度値が満たされない場合、アクセス装置100に  
15 アクセス速度値が満たされない旨を通知して処理を終了する(S1810)  
。

20 このように図17、図18に記載した処理手順によれば、アクセス装置100は半導体メモリカード111にアクセス条件とアクセス速度値を入力し、その条件で半導体メモリカード111にアクセスした場合にアクセス速度値が満たされるか確認することができる。本方法におけるアクセス条件、アクセス速度値は、例えば図14に示される情報と同様である。本方法により、アクセス装置100は想定するアクセス方法で所望のアクセス性能が満たされるかどうかをアクセスに先立ち認識することができる。

25 続いて第5の方法として、半導体メモリカード111のアクセス速度に関する情報のうち速度性能のレベルを表現するフラグを用いる場合について説明する。このフラグを第1の方法から第4の方法に記載されているアクセ

ス速度値の代わりにしてもよく、又図7に示すようにアクセス速度値内に含めるようにしてもよい。本方法における、アクセス装置100、半導体メモリカード111間の処理は、第1の方法から第4の方法に記載された処理のいずれかの処理を使用する。

5 図19(a)は本方法における速度性能レベル判定基準の一例、図19(b)は判定結果の一例を示した図である。図19(a)で示した速度性能レベル判定基準は、カード情報格納部132内の第5の情報として格納されている。図19(a)に示した速度性能レベル判定基準では、判定に用いる値としてリード、ライト、イレースの各処理における転送レートの平均値を使用しており、本判定基準に基づき、アクセス速度値は値に応じて“高速”、“中速”、“低速”的いずれかの速度性能レベルが割り当てられる。同様に転送レートの最悪値に関しても速度性能レベル判定基準が存在する。図19(b)の例では、各アクセス速度値に“高速”的速度性能レベルが割り当てられている。

10 15

本方法では、このように半導体メモリカード111のアクセス性能を数値だけではなく、客観的なレベルに分類し、アクセス装置100が半導体メモリカード111からレベルを取得できるようにしている。そのためアクセス装置100は半導体メモリカード111のアクセス性能を容易に認識することが可能となる。

20 続いて第6の方法として、半導体メモリカード111の物理特性に関連する情報のうち、消費電力量のレベルを表現するフラグを用いる場合について説明する。このフラグをアクセス装置100が半導体メモリカード111に入力し、それに対応するアクセス条件及びアクセス速度値を入手する方法について説明する。本方法では、カード情報格納部132には消費電力量レベルに対応付けられて複数のアクセス条件やアクセス速度についての情報が存在しているものとする。

25

本方法における、アクセス装置100、半導体メモリカード111間の処

理は、第1の方法から第4の方法に記載された処理のいずれかの処理を使用する。ここでは一例として、第1の方法に適用した場合について説明する。本方法におけるアクセス装置100側の処理は、図8に示した処理手順と同じである。しかしながらS806においてアクセス装置100が半導体メモリカード111に対して発行する最適アクセス情報取得コマンドの引数として、消費電力量のレベルを表現する消費電力量レベルを付加する点が異なる。消費電力量レベルは、半導体メモリカード111が消費する電力量の大小を複数のレベルに分割し表現したものであり、例えば“消費電力大”、“消費電力中”、“消費電力小”の3段階で表現するなどの方法を取る。

10 次に、図20に示す半導体メモリカード111側の処理手順について説明する。この方法においてもS2001～2005までの処理は図10に示す半導体メモリカード111側のS1001～S1005の処理と同様である。最適アクセス情報取得コマンドであれば、S2006において、アクセス装置100から発行された最適アクセス情報取得コマンドの引数に指定された消費電力量レベルが有効な値であるか判定する。有効でなければエラー処理を行う(S2007)。有効であればS2008において、指定された消費電力量レベルにおいて最適にアクセスするためのアクセス条件、アクセス速度値をカード情報格納部132から読み出す。そして読み出した情報をアクセス装置100に送信して処理を終える(S2009)。すなわち、本方法では、カード情報格納部132に格納された情報が消費電力量レベルに対応付けられて複数存在していることを想定しており、アクセス装置100から指定された消費電力量レベルに応じた情報を選択してアクセス装置100に送信する。

25 本方法では、このように半導体メモリカード111からアクセス速度に関する情報を取得する際に、アクセス装置100が想定する消費電力量のレベルを表現する値を半導体メモリカード111に指定し、指定した消費電力量で半導体メモリカード111が動作した際のアクセス速度に関する情報をア

クセス装置 100 が取得する。これにより、例えばアクセス装置 100 が半導体メモリカード 111 を低消費電力で駆動させたい場合に、必要となるアクセス条件や、その際のアクセス速度値を認識することが可能となる。

尚、ここでは第 1 の方法と同様に、電力量のフラグを半導体メモリカード 111 に入力し、これに対応するアクセス条件とアクセス速度を得るようにしているが、第 2 の方法に示すようにアクセス条件に加えて、消費電力量のレベルをメモリカードに示し、これに応じたアクセス速度を得るようにしてよい。又第 3 の方法に示されるように、アクセス速度に加えて電力量レベルを示すフラグを半導体メモリカード 111 に入力し、これに対応するアクセス条件を得るようにしてよい。更に第 4 の方法に示されるように、アクセス条件、アクセス速度に加えて消費電力量を示すフラグを入力し、この条件を満たすかどうかの結果を半導体メモリカード 111 より得るようにしてよい。

続いて第 7 の方法は、アクセス装置 100 の要求に応じて、アクセス速度値をアクセス装置 100 が算出するために最低限必要な情報を半導体メモリカード 111 が返す方法である。この方法について、図 21 から図 25 を用いて説明する。この場合には図 7 に示したカード情報格納部 132 の図 7 に示すカード内部処理時間には以下に示すアクセス性能基礎情報表 (A P B I L) の内容を保持するようにしてよい。

図 21 はそれぞれ、本方法におけるアクセス装置 100 側の処理手順を示した図、図 22 は半導体メモリカード 111 側の処理手順を示した図である。図 21 に示すアクセス装置 100 側の処理手順において、まずカード種別取得コマンドを発行し (S 2101)、取得に成功したかどうかを判断する (S 2102)。成功しなければエラー終了を行い (S 2103)、成功すれば S 2104 においてアクセス性能基礎情報表取得コマンドに対応するカードかどうかを判別する。この対応カードでなければ S 2105 においてアクセス性能基礎情報表の取得を中止する。対応カードであれば S 2106 に

においてアクセス性能基礎情報表取得コマンドを発行する。そしてこの情報表の取得が成功したかどうかを判断し (S 2107) 、取得に失敗すればエラー終了を行う (S 2108) 。この情報表の取得に成功すれば S 2109 において、この情報表からアクセス速度値を算出する。S 2010 のステップ 5 において、算出したアクセス速度値を基に自アクセス装置 100 が必要とするアクセス速度を満たすために必要なアクセス条件を算出する。これら 2 つのステップについては、本方法における半導体メモリカード 111 側の処理手順を説明した後に図を用いて説明する。

次に、図 22 に示す半導体メモリカード 111 側の処理手順について説明する。第 1 の方法と同様に、本方法でもアクセス装置 100 はカード種別取得コマンドを発行するが、半導体メモリカード 111 側の処理は、図 9 に示す処理と同じである。図 22 は、図 21 の説明におけるアクセス性能基礎情報表取得コマンドがアクセス装置 100 から発行された場合における半導体メモリカード 111 側の処理を示した図である。図 22 の処理において、コマンドを受信し (S 2201) 、不正コマンドであればエラー終了する (S 2202, S 2203) 。不正コマンドでなければ S 2204 においてアクセス性能基礎情報表取得コマンドかどうかをチェックする。このコマンドでなければ他の処理を実施し (S 2205) 、アクセス性能基礎情報表取得コマンドをカード情報格納部 132 から読み出す (S 2206, S 2207) 20 。

次に、図 23 、図 24 、図 25 を用いてアクセス性能基礎情報表、及び、この表を用いてアクセス速度値を算出する方法について説明する。図 23 は、半導体メモリカード 111 がアクセス装置 100 に返すアクセス性能基礎情報表 (A P B I L) の一例を示した図である。図 24 、図 25 は、アクセス装置 100 と半導体メモリカード 111 間におけるコマンド・レスポンスのタイミングの一例を示した図である。半導体メモリカード 111 のアクセス性能を表す数値として、転送レートなどが挙げられる。しかしながら、ア

クセス装置 100、半導体メモリカード 111 間の転送レートを決定する要因は半導体メモリカード 111 だけに存在するのではなく、アクセス装置 100 側にも存在するため、実際の転送レートを導出するためにはアクセス装置 100 側の条件を加味する必要がある。本方法では、半導体メモリカード 111 側のアクセス性能の決定要因に関する情報をアクセス装置 100 が取得できるようにし、アクセス装置 100 側の要因を加味してアクセス装置 100 がアクセス速度を算出することを可能とする。

図 23 は、アクセス性能を決定する半導体メモリカード 111 側の要因に関する情報であるアクセス性能基礎情報表 (A P B I L) の一例を示す図である。本図に示すようにリード、ライト及びイレース処理毎にテーブル 1-A, 1-B, 1-C を有する。図 23 (b) はライト処理における 512 バイトのデータ転送当たりのビジー時間を示している。この情報表では、処理時間が変わる要因として処理単位サイズ、シーケンシャルアクセス (S A) 又はランダムアクセス (R A) によって変わることを示している。

次に、図 23 に示したアクセス性能基礎情報表を基にアクセス速度値を算出する方法について説明する。図 24、図 25 は、アクセス装置 100 と半導体メモリカード 111 間におけるコマンド・レスポンスのタイミングの一例を示した図である。図 24 (a) はリード処理、図 24 (b) はライト処理、図 25 はイレース処理に対応している。図 24 (a) のリード処理におけるアクセス速度値は、コマンド発行処理時間 R T 1、カード内部処理時間 R T 2、データ転送時間 R T 3 の合計を基に算出される。ここで、R T 1、R T 3 はアクセス装置 100 が半導体メモリカード 111 に入力するクロック周波数に依存し決定される時間であり、アクセス装置 100 側で時間を算出することができる。一方 R T 2 はカード内部処理にかかる時間であり、半導体メモリカード 111 に依存して決定される。そのため、半導体メモリカード 111 から取得するアクセス性能基礎情報表には、この R T 2 を決定するためには必要な情報を格納する。

同様に図24(b)のライト処理におけるアクセス速度値は、コマンド発行処理時間WT1、カード内部処理時間WT2、データ転送時間WT3の合計を基に算出される。従ってリード処理と同様に、アクセス性能基礎情報表にはカード内部処理時間WT2を決定するために必要な情報を格納する。

5 同様に図25のイレース処理におけるアクセス速度値は、コマンド発行処理時間ET1、カード内部処理時間ET2の合計を基に算出される。従ってリード処理と同様に、アクセス性能基礎情報表にはカード内部処理時間ET2を決定するために必要な情報を格納する。

ここでライト処理を一例としてアクセス速度値の算出例を説明する。アクセス速度値として単位サイズのデータ処理にかかる時間（全ライト時間：WT\_A）を算出する。WT\_Aは、次式（1）で求めることができる。

$$WT_A = WT_1 + \sum WT_2 + \sum WT_3 \dots (1)$$

ここでコマンド発行処理時間WT1は、コマンド入力からレスポンス取得完了までに必要なデータ転送量を160ビットとし、入力クロック周波数を15 s MHzとした場合、次式（2）で求めることができる。

$$WT_1 = 160 / (s \times POW(10, 6)) \dots (2)$$

ここでPOW(X, Y)は、XのY乗を意味する。

次に、 $\sum WT_2$ はカード内部処理にかかる時間の総和であり、図24(b)に記載されたビギー時間をt(秒)、処理単位サイズをn(バイト)とした場合、次式（3）で求めることができる。

$$\sum WT_2 = t \times n / 512 \dots (3)$$

次に、 $\sum WT_3$ はデータ転送時間の総和であり、ビット幅として4ビットを使用し、転送データの正当性を確認するために付加するCRCを512バイトのデータに加算した場合の合計転送クロック数を1049クロックとした場合、次式（4）で求めることができる。

$$\sum WT_3 = (1049 \times n / 512) / (s \times POW(10, 6)) \dots (4)$$

従って、算出の一例として、入力クロック周波数を 25 MHz、処理単位サイズを 128 KB、シーケンシャルアクセスを想定した場合、 $t$  は 9.2  $\mu$ s となり、WT\_A は 13.1 ms と算出される。

本方法では、このようにアクセス速度を決定する半導体メモリカード 11 5 側の要因に関する情報をアクセス装置 100 から取得し、それに対応したアクセス性能を出力する。従ってアクセス装置 100 は、アクセス装置 10 0 側の要因を加味してアクセス速度を算出することが可能となる。

次に第 8 の方法は、様々なアクセス条件におけるアクセス速度値の一覧をカード情報格納部 132 に保持しておき、アクセス装置 100 からの要求に 10 応じて半導体メモリカード 111 が返す方法である。この方法について、図 26 から図 28 を用いて説明する。

図 26、図 27、図 28 は、半導体メモリカード 111 に保持しているアクセス性能表の一例を示した図である。図 26 (a) は単位時間あたりに処理可能なデータサイズを各入力クロック毎に示したものであり、図 26 (b) 15 はその一部分についてアクセス単位毎にシーケンシャルアクセスとランダムアクセスについて標準値と最悪値とを詳細に示したものである。又図 27 (a) は単位サイズのデータ処理に必要な時間をリード処理、ライト処理、イレース処理につき異なった入力クロック毎に示したものである。図 27 (b) 20 はその一部分の入力クロックが 25 MHz のライト処理について、更に単位サイズのデータ処理に必要な時間について処理単位サイズ毎に、及びシーケンシャルアクセスとランダムアクセスについて標準値と最悪値とを詳細に示したものである。図 28 (a) は単位サイズでアクセスした際の処理速度としてアクセス性能を表現したものであり、入力クロックの夫々についてリード処理、ライト処理、イレース処理についてのテーブルを示している。又図 28 (b) 25 はその一部分について、入力クロックが 25 MHz、ライト処理の場合に処理単位サイズ毎にシーケンシャルアクセスとランダムアクセスについて標準値と最悪値とを詳細に示している。これらはアクセス性能の

表現方法が異なるだけであり、いずれも半導体メモリカード111のアクセス速度を表現した情報である。

図29はそれぞれ、本方法におけるアクセス装置100側の処理手順を示した図、図30は半導体メモリカード111側の処理手順を示した図である。アクセス装置100は図29に示すように、まずカード種別取得コマンドを発行し(S2901)、このカード種別の取得に成功したかどうかを判別する(S2902)。この取得にエラーがあればエラー終了し(S2903)、取得に成功すればS2904においてアクセス性能表取得コマンド対応カードかどうかを判別する。この対応カードでなければアクセス性能表の取得を中止し(S2905)、対応カードであればアクセス性能表取得コマンドを発行する(S2906)。そしてS2907においてアクセス性能表の取得に成功したかどうかを判別し、エラーであればエラー終了する(S2908)。アクセス性能表の取得に成功すれば、S2909においてアクセス性能表を基にしてアクセス条件を決定して処理を終える。

半導体メモリカード111は図30に示すようにコマンドを受信し、不正コマンドであればエラー処理を行い(S3001～3003)、アクセス性能表取得コマンドであるかどうかを判別する(S3004)。このコマンドでなければアクセス性能表の取得を中止し(S3005)、このコマンドであればカード情報格納部132からアクセス性能表を読み出す(S3006)。そしてS3007においてアクセス性能表をアクセス装置に送信して処理を終える。

すなわち、本方法が第7の方法と異なる点は、アクセス装置100は半導体メモリカード111からアクセス速度に関する情報を取得するので、アクセス装置100側でアクセス速度を算出する必要がない点である。本方法では、このようにアクセス装置100がこれらのアクセス性能表を取得し、半導体メモリカード111に対するアクセス条件の一覧と、各アクセス条件でアクセスした際のアクセス速度値を認識することができる。これにより、ア

クセス装置 100 は自身が想定するアクセス条件でアクセスした場合のアクセス速度値がいくらであるか、あるいは自身が必要とするアクセス速度値を満たすためにどのようなアクセス条件でアクセスすれば良いか認識することが可能となる。

5 以上、説明したように本実施例における半導体メモリカード 111 は、アクセス装置 100 から半導体メモリカード 111 にアクセスする際のアクセス性能を、半導体メモリカード 111 内のカード情報格納部 132 に保持する。半導体メモリカード 111 はこの情報の一部、あるいは全てを、アクセス装置 100 からの要求に応じアクセス装置 100 に送信する。これにより  
10 、アクセス装置 100 は半導体メモリカード 111 のアクセス性能を知ることができる。従って、アクセス装置 100 が半導体メモリカード 111 に対して最適なアクセス方法でアクセスすることが可能となり、半導体メモリカード 111 の最高性能を引き出すことが可能となる。

15 尚、カード情報格納部 132 に格納された情報はそれぞれ更新可能としても良い。例えば、図 19 (a) に示すような速度性能レベル判定基準を、半導体メモリカード 111 の外部から入力し、更新することで、判定基準を後から変更できる構成としても良い。更に別の例として、半導体メモリカード 111 内部の状態が変化することにより、アクセス性能に関する情報が変化する場合は、半導体メモリカード 111 内で内部状態を監視しておき、内部  
20 状態の変化に応じてアクセス性能に関する情報を変更する構成としても良い。また、本実施例では、半導体メモリカード 111 の種別判定をアクセス装置 100 側における全ての処理の先頭で行う例を記載したが、半導体メモリカード 111 に最初にアクセスした際に 1 回だけ種別判定を行う構成としても良い。また、図 7 で示したアクセス性能に関する情報の全てを使用する必要はなく、一部のみを使用しても良いし、図 7 で示した情報の一部と他の情報とを組み合わせて使用しても良い。また、速度性能レベル、消費電力量レベルとして、それぞれ 3 種類のレベルに分けられる例について記載したが、  
25

3種類以外の複数種類に分割しても良い。また、アクセス性能表として図26、図27、図28の3種類の例を示したが、半導体メモリカード111のアクセス性能を示す情報であれば、その他の表現形式を用いても良く、更にこれら複数の表現形式を組み合わせて使用しても良い。また、カード情報が5格納される第1のメモリ118を更新可能な不揮発性メモリとして説明したが、更新する必要がない場合はROMなどの更新不可能な不揮発性メモリを使用しても良い。また、第1のメモリ118ではなく、不揮発性メモリ117内にカード情報を格納する構成としても良い。

#### 10 (実施例2)

本発明の実施例2では、カード情報格納部を備えた半導体メモリカードから、半導体メモリカードのアクセス性能に関する情報を取得し、アクセス装置におけるファイルシステムの制御に使用するようにしたアクセス装置について説明する。

15 本実施例における半導体メモリカード、及びアクセス装置の構成は、図1に示す構成と同じである。本実施例では特に、アクセス装置100内のROM104におけるファイルシステム制御部106、アクセス条件決定部107、カード情報取得部108、カード使用条件格納部110について詳細に説明する。

20 本実施例における詳細な説明を行う前に、半導体メモリカード111に格納されたデータを管理するために使用されるファイルシステムとして、FATファイルシステムを一例として説明する。図31にFATファイルシステムの構成を示す。図31のファイルシステム管理領域117-Aは、半導体メモリカード111内の不揮発性メモリ117におけるファイルシステムで25 管理する領域を意味し、図1でユーザデータ131と記載された領域の全領域、あるいは一部の領域に相当する。尚図31でLAは論理アドレスを示す。FATファイルシステムでは、ファイルシステム管理領域117-Aの先

頭にファイルシステム管理領域 117-A の全体を管理するための管理情報領域 3001 が存在し、引き続いでファイル内のデータなどを格納するデータ領域 3002 が存在する。管理情報領域 3001 は、マスターブートレコード・パーティションテーブル（以下、MBR・PT という）3003、パーティションブートセクタ（以下、PBS という）3004、ファイル・アロケーションテーブル（以下、FAT という）3005, 3006、ルートディレクトリエントリ（以下、RDE という）3007 から構成される。

MBR・PT 3003 は、ファイルシステム管理領域を複数のパーティションと呼ばれる領域に分割して管理するための情報を格納する部分である。

PBS 3004 は、1つのパーティション内の管理情報を格納する部分である。FAT 3005, 3006 は、ファイルに含まれるデータの物理的な格納位置を示す部分である。RDE 3007 は、ルートディレクトリ直下に存在するファイル、ディレクトリの情報を格納する部分である。また、FAT 3005, 3006 は、ファイルに含まれるデータの物理的な格納位置を示す重要な領域であることから、通常、ファイルシステム管理領域内に2つの同じ情報を持つ FAT 3005, 3006 が存在し、二重化されている。

データ領域 3002 は複数のクラスタに分割され管理されており、各クラスタにはファイルに含まれるデータが格納されている。多くのデータを格納するファイルなどは、複数のクラスタに跨ってデータを格納しており、各クラスタ間の繋がりは、FAT 3005, 3006 に格納されたリンク情報をにより管理されている。

次に図 32 を用いて FAT ファイルシステムにおけるデータ格納例を説明する。データ領域 3002 は、クラスタと呼ばれる固定長ブロック単位で管理されており、各クラスタには2から始まる昇順のクラスタ番号が付与されている。FAT 3005, 3006 は各クラスタの使用状況と、各クラスタ間の繋がりを示すリンク情報を管理しており、各クラスタ番号に対応した FAT エントリから構成される。FAT エントリは、FAT ファイルシステム

の種別により、1クラスタあたり12ピット、16ピット、32ピットの3種類のうち、いずれかの大きさとなる。図32の例では16ピットで1エントリが表現される場合を示している。FATエントリには、次に繋がるクラスタのクラスタ番号、当該クラスタが空き領域であることを示す0x0000、当該クラスタがリンク終端であることを示す0xF F F Fのいずれかの値が格納される。図32の拡大した図のポインタ2～7で示す部分がクラスタ番号2～7に対するFATエントリを示している。この例では、クラスタ番号2、5、7に対応するFATエントリに0x0000が格納されており、これら3つのクラスタが空き領域であることを示している。また、クラスタ番号3に対応するFATエントリに0x0004、クラスタ番号4に対応するFATエントリに0x0006、クラスタ番号6に対応するFATエントリに0xF F F Fが格納されており、クラスタ番号3、4、6の3つのクラスタにデータが分割して格納されていることを示している。

次に図33、図34、図35を用いてFATファイルシステムにおけるファイルデータの書き込み例を説明する。図33は書き込み処理を示すフローチャート、図34は書き込み処理前のディレクトリエントリ3301、FAT3005、3006、データ領域3002の一例を示した図である。図35は書き込み処理後のディレクトリエントリ3301、FAT3005、3006、データ領域3002の一例を示した図である。FATファイルシステムでは、ルートディレクトリエントリ3007やデータ領域3002の一部に、ファイル名やファイルサイズ、ファイル属性などの情報を格納したディレクトリエントリ3301が格納されている。図34(a)はディレクトリエントリ3301の一例を示している。このディレクトリエントリ3301で示されるファイルは、ファイル名がFILE1.TXTであり、クラスタ番号(C1. No.)10からファイルのデータが格納されている。また、ファイルサイズは60000バイトである。図34(b)は対応クラスタ番号9～14のFATのデータの例が示されている。又図34(c)は1ク

ラスタの大きさを 16384 バイトと仮定しており、クラスタ 10～13 の 4 クラスタにまたがってファイル FILE1.TXT のデータが格納されている。

図 33 は FAT ファイルシステムにおけるファイルデータ書き込みの処理手順を示した図である。図 33 を用いて、ファイルデータ書き込み処理を説明する。ファイルデータ書き込み処理では先ず始めに対象ファイルのディレクトリエントリ 3301 を読み込む (S3301)。次に、読み込んだディレクトリエントリ 3301 に格納されたファイル開始クラスタ番号を取得し、ファイルデータの先頭位置を確認する (S3302)。次に、FAT3005、3006 を読み込み、S3302 で取得したファイルデータの先頭位置から順に FAT3005、3006 上でリンクを辿り、書き込み位置のクラスタ番号を取得する (S3303)。次に、データ書き込みに際し、ファイルに新たに空き領域を割り当てる必要があるか判定する (S3304)。空き領域の割り当てるが不要な場合 S3306 の処理に進む。空き領域の割り当てるが必要な場合、FAT3005、3006 上で空き領域を検索し、1 クラスタの空き領域をファイルの終端に割り当てる (S3305)。次に、現在参照しているクラスタ内に書き込めるだけのデータをデータ領域 3002 に書き込む (S3306)。次に、全データの書き込みが完了したか判定する (S3307)。まだデータが残っている場合、S3304 の処理に戻る。全データの書き込みが完了した場合、ディレクトリエントリ 3301 内に格納されたファイルサイズやタイムスタンプなどを更新し、半導体メモリカード 111 に書き込む (S3308)。最後に FAT3005、3006 を半導体メモリカード 111 に書き込み、処理を完了する (S3309)。

このファイルデータ書き込み処理により、図 34 に示された 60000 バイトのデータを持つファイル FILE1.TXT に 10000 バイトのデータを更に書き込んだ場合、図 35 に示されるようにクラスタ番号 C1. No 14 に新たなデータが書き込まれて 70000 バイトのデータを持つファイ

ルに変化する。

5 このようにFATファイルシステムでは、ファイルデータの格納領域としてクラスタ単位で領域割り当てが行われ、データが格納される。また、1つのファイルに割り当てられる複数のクラスタは必ずしも連続しているとは限らず、不連続な領域が割り当てられる可能性がある。最悪の場合クラスタ単位に分割された不連続領域にファイルデータを書き込むことになる。この場合、半導体メモリカード111に対する1回のアクセスサイズは1クラスタ以下の大きさとなり、半導体メモリカード111に対して最も高速にアクセスするために必要なアクセス単位がクラスタサイズよりも大きい場合、半導10 体メモリカード111の最高性能でアクセスすることができなくなる。

本実施例では、半導体メモリカード111からアクセス性能に関する情報を取得し、ファイルシステムの処理に使用することで、半導体メモリカード111に最適なアクセス方法でファイルアクセスする方法を提供する。

15 続いて本実施例におけるファイルシステムアクセス単位の決定処理について説明する。ファイルシステムアクセス単位（以下、FSアクセス単位という）とは、ファイルシステムが領域管理を行う管理単位として通常使用するクラスタとは別に、本実施例で新たに設けた管理単位である。クラスタの大きさはファイルシステムを使用する機器間の互換性のため、上限値が設けられており、容易に大きさを変更することはできない。しかしながら半導体メモリカード111に最適にアクセスするために必要なアクセス単位はクラスタの上限サイズ以内の大きさであるとは限らない。そのため本実施例では、クラスタの他に、半導体メモリカード111から取得するアクセス性能に関する情報に基づいて設定されるFSアクセス単位という新たな領域管理単位を設け、ファイルシステムの処理に使用する。こうして既存のファイルシステムとの互換性を保ちつつ、半導体メモリカード111の特性に応じたアクセスが実現できるようにする。

20 図36を用いて、本実施例におけるFSアクセス単位の決定処理について

説明する。図36は、ファイルシステム制御部106がアクセス条件決定部107からFSアクセス単位を取得する処理手順の一例を示した図である。図36において、先ずファイルシステム制御部106からアクセス条件決定部107へFSアクセス単位の取得を要求する(S3601)。次に、アクセス条件決定部107からカード情報取得部108へカード情報取得を要求する(S3602)。次に、実施例1で説明したいずれかの方法を用いて、カード情報取得部108が半導体メモリカード111からカード情報を取得する(S3603)。カード情報の取得に失敗した場合、カード情報取得部108からアクセス条件決定部107を経由してファイルシステム制御部106にエラーを通知し、処理を終了する(S3604, S3605)。取得に成功した場合、カード情報取得部108からアクセス条件決定部107へカード情報を送信する(S3606)。次に、アクセス条件決定部107はカード使用条件格納部110から、アクセス装置100が半導体メモリカード111にアクセスする際のアクセス条件や、所望するアクセス速度値などの情報であるカード使用条件を取得する(S3607)。次に、カード情報、カード使用条件を比較し、カード使用条件に適した処理単位サイズが存在するか判定する(S3608)。半導体メモリカード111がカード使用条件で示されたアクセス速度値を満たすことができない場合など、適切な処理単位サイズが存在しなかった場合、ファイルシステム制御部106にエラーを通知して処理を終了する(S3609, S3610)。適切な処理単位サイズが存在した場合、その処理単位サイズをFSアクセス単位に決定し、アクセス条件決定部107からファイルシステム制御部106へ送信し、処理を終了する(S3611)。

このように本実施例では、カード情報と、カード使用条件を比較し、半導体メモリカード111にアクセスする最適なアクセス単位としてFSアクセス単位を決定する。例えば図28(b)に示すように、入力クロック25MHz、ライト処理においてシーケンシャルアクセスの際に、16KB単位で

のアクセスでは 6 MB/s、128 KB 単位でのアクセスでは 10 MB/s のアクセス性能が標準値となる半導体メモリカード 111 を想定する。ここでアクセス装置 100 が 8 MB/s のアクセス性能を必要とする場合、FS アクセス単位を 128 KB と決定する。そしてこの FS アクセス単位毎に半導体メモリカード 111 にアクセスすることで、所望のアクセス性能を得ることが可能となる。

また、カード使用条件の一例としては、図 14 に示すようなアクセス条件と、アクセス速度値が挙げられる。すなわち、図 14 (a) のアクセス条件は、アクセス装置 100 が半導体メモリカード 111 に対して想定しているアクセス方法に関する条件を示した情報であり、図 14 (b) に示すアクセス速度値はこの条件で半導体メモリカード 111 にアクセスした際に求めるアクセス性能の値である。これらアクセス性能に関する情報をアクセス装置 100 が保持することで、半導体メモリカード 111 が自己の要求するアクセス性能を満たすことが可能か判定することが可能となる。

また、図 36 で示した処理手順は、実施例 1 で示した第 1 の方法のように、アクセス装置 100 がアクセス条件、アクセス速度値に関する情報を入力しない場合における処理手順である。実施例 1 で示した第 2 の方法のように、アクセス装置 100 がアクセス条件を入力する必要がある場合、図 36 の処理においてステップ S3601 と S3602 の間に、アクセス条件決定部 107 がカード使用の条件格納部 110 からカード使用条件を取得してカード情報取得部 108 に通知するステップが付加される。

以下では、図 36 に示す処理手順により決定した FS アクセス単位をファイルシステムの処理に使用するいくつかの方法について説明する。

第 1 の方法として、FS アクセス単位を意識してファイルシステムをフォーマットする方法について説明する。図 37 は FS アクセス単位を意識してファイルシステムがフォーマットされた場合の構成例を示す。FS アクセス単位はここでは 128 KB とし、クラスタサイズの倍数長となるよう設定す

る。ここでは1クラスタを16KBとする。図37において管理情報領域3001はMBR・PT3003、PBS3004、FAT3005、3006、RDE3007である。本実施例では、管理情報領域3001の大きさを調整し、FSアクセス単位のM倍数長（Mは整数）になるように設定する5。ここでは管理情報領域3001は図示のように2つのFSアクセス単位FSAU-0、FSAU-1にまたがり、512セクタ（S）を用いている。

これにより、データ領域3002の先頭がFSアクセス単位境界と一致し、以降のデータ領域3002の領域管理をFSアクセス単位で無駄なく実現することが可能となる。更に、FSアクセス単位はクラスタサイズの倍数長10となるように設定しているので、データ領域3002内の領域管理をFSアクセス単位倍数長で行いつつ、クラスタ単位の領域管理と整合させることが可能となる。

続いて第2の方法として、FSアクセス単位を意識したファイルデータ書き込み方法について説明する。図38は、本方法におけるファイルデータ書き込み処理手順を示した図である。ファイルデータ書き込み処理では、先ず15残り書き込みデータ長がFSアクセス単位長以上存在するか判定する（S3801）。FSアクセス単位長未満の場合、S3808の処理に進む。FSアクセス単位長以上の場合、半導体メモリカード111への書き込みに先立ち、FSアクセス単位長のデータを作成する（S3802）。次に、FSアクセス単位長毎にFAT3005、3006上で空き領域を検索し、FSアクセス単位内に含まれる領域が全て空きクラスタである領域を取得する（S203803）。空き領域が存在しなかった場合、エラーを通知し処理を終了する（S3804、S3805）。空き領域が存在した場合、取得した空き領域にFSアクセス単位長のデータを一括して書き込む（S3806）。次に25、全データの書き込みが完了したかどうかを判定する（S3807）。書き込みが完了していない場合、S3801の処理に戻る。書き込みが完了した場合、処理を終了する。またS3801で残りデータ長がFSアクセス単位

未満と判定した場合、FSアクセス単位未満の残りデータを作成する（S3808）。次に、S3803のステップと同様にFSアクセス単位内に含まれる領域が全て空きクラスタである領域を取得する（S3809）。空き領域が存在しなかった場合、エラーを通知し処理を終了する（S3810, S3811）。空き領域が存在した場合、取得した空き領域に残りデータを一括して書き込み、処理を終了する（S3812）。

ここでファイルデータ書き込み処理において、FSアクセス単位の空き領域が存在しない場合、書き込み処理をエラーとしたが、FSアクセス単位以下の空き領域を取得しデータを書き込むようにしても良い。

図39はデータ領域の使用状態の一例を示す図である。この例ではFSアクセス単位FSAU-0にファイルFILE1のデータが書き込まれており、FSアクセス単位FSAU-1にディレクトリDIR1の情報が書き込まれている。このようなデータ配置となっている場合、本方法ではファイルデータ書き込み領域としてFSアクセス単位FSAU-2の領域（クラスタ番号C1. No. 18から25までの領域）を選択する。すなわち、ファイルデータや、ディレクトリの情報がFSアクセス単位内に1クラスタでも存在するFSアクセス単位FSAU-0や、FSアクセス単位FSAU-1の領域はファイルデータ書き込み領域として使用しない。従って、ある程度大きなファイルサイズを有するファイルのデータに対しては、必ずFSアクセス単位の連続領域が確保されるため、半導体メモリカード111に対して最適なアクセス単位で高速にアクセスすることが可能となる。

続いて第3の方法として、FSアクセス単位を意識したディレクトリ領域の割り当て方法について説明する。図40、図41は、本方法におけるディレクトリ領域の割り当て処理の手順を示した図である。ディレクトリ領域割り当て処理では、先ず現在参照位置をデータ領域先頭に設定する（S4001）。次に、現在参照しているFSアクセス単位内にディレクトリ領域が存在するか判定する（S4002）。存在しない場合、S4005の処理に進

む。存在する場合、現在参照している F S アクセス単位内に空きクラスタが存在するか判定する (S 4 0 0 3)。空きクラスタが存在しない場合、S 4 0 0 5 の処理に進む。空きクラスタが存在する場合、その空きクラスタをディレクトリ領域に割り当て、処理を終了する (S 4 0 0 4)。S 4 0 0 2、S 4 0 0 3 の判定で領域が存在しなかった場合、データ領域 3 0 0 2 の全てに対して確認が完了したか判定する (S 4 0 0 5)。完了していない場合、現在参照位置を次の F S アクセス単位に設定し (S 4 0 0 6)、S 4 0 0 2 の処理に戻る。

そして全領域の確認が完了した場合、図 4 1において、全データ領域 3 0 0 2 から F S アクセス単位内に含まれる領域が全て空きクラスタである領域を取得する (S 4 0 0 7)。空き領域が存在する場合、取得した領域に含まれる 1 つの空きクラスタをディレクトリ領域に割り当て、処理を終了する (S 4 0 0 8, S 4 0 0 9)。空き領域が存在しない場合、全データ領域から空きクラスタを取得する (S 4 0 1 0)。空きクラスタが存在しない場合、エラーを通知して処理を終了する (S 4 0 1 1, S 4 0 1 2)。空き領域が存在する場合、取得した空きクラスタをディレクトリ領域に割り当て、処理を終了する (S 4 0 1 3)。

図 4 2 はデータ領域の使用状態の一例を示す図である。図 4 2 に示すように F S アクセス単位 F S A U - 0 にデータが含まれ、F S アクセス単位 F S A U - 1 のクラスタ番号 1 0, 1 1 にディレクトリ領域を含むデータ配置となっているものとする。この場合、本方法では F S アクセス単位 F S A U - 1 に含まれる空きクラスタ、即ちクラスタ番号 1 2 ~ 1 7 にディレクトリを割り当てる。このようにディレクトリ領域を割り当てることで、ディレクトリ領域が同一の F S アクセス単位内に優先的に格納され、結果的に F S アクセス単位長の空き領域を生じ易くなる。これにより、第 2 の方法によるファイルデータの連続領域確保が効果的に行えるようになる。

続いて第 4 の方法として、F S アクセス単位を意識したデフラグを行う方

法について説明する。デフラグとは、記録媒体内に分散配置されたファイルデータを、連続領域に配置されるように再配置し、ファイルデータへのアクセスを高速に行えるようにする処理である。本方法では、このデフラグ処理において、FSアクセス単位を意識したデフラグを行う。図43はデフラグ処理前のデータ配置の一例を示した図である。この例では、3つのFSアクセス単位FSAU-0, FSAU-1, FSAU-2のいずれにもファイルデータ、あるいはディレクトリが格納されている。そのため第2の方法におけるFSアクセス単位の空き領域取得では、空き領域を取得することができない。ここでFSアクセス単位を考慮したデフラグ処理により、FSアクセス単位FSAU-2に含まれるディレクトリ領域をFSアクセス単位FSAU-1の空きクラスタ領域に移動し、ディレクトリ領域をFSアクセス単位FSAU-1に集める。この処理を(1)で示す。更にFSアクセス単位FSAU-2のファイル(FILE2)のデータをFSアクセス単位FSAU-0の空きクラスタ領域に移動し、ファイルデータをFSアクセス単位FSAU-0に集める。この処理を(2)で示す。その結果、図44に示すようなデータ配置に変更され、FSアクセス単位FSAU-2が全て空き領域となり、第2の方法におけるFSアクセス単位の空き領域取得で、ファイルデータ用の空き領域として割り当てることが可能となる。

すなわち本方法では、デフラグ処理において、ディレクトリ領域を同一のFSアクセス単位に集め、更にFSアクセス単位サイズ未満のファイルデータを同一のFSアクセス単位に集めることで、可能な限りFSアクセス単位倍数長の空き領域を生成する。これにより、第2の方法によるファイルデータの連続領域確保が効果的に行えるようになる。また、記録媒体内でファイルデータ格納などに使用されている全領域を1つの連続領域に併合し空き領域全体を1つの連続領域とする必要はなく、あくまでFSアクセス単位倍数長の空き領域を生成するようにデフラグ処理を行うことで、デフラグ処理にかかる時間を短縮することができる。

続いて第5の方法として、FSアクセス単位の残り空き領域長を取得する方法について説明する。図45は、本方法における残り空き領域長取得処理手順を示した図である。残り空き領域長取得処理において、先ず空きFSアクセス単位数に0を設定する(S4501)。次に、現在参照位置をデータ領域先頭に設定する(S4502)。次に現在参照しているFSアクセス単位内が全て空きクラスタであるか判定する(S4503)。全て空きクラスタであった場合、空きFSアクセス単位数に1加算する(S4504)。次に全領域の確認が完了したか判定する(S4505)。完了していない場合、現在参照位置を次のFSアクセス単位に設定し、S4503の処理に戻る(S4506)。完了している場合、空きFSアクセス単位数に格納されている数値をバイト数に換算し、アプリケーションプログラム105に通知して、処理を終了する(S4507)。

ここでは残り空き領域長取得処理において、残り空き領域長をバイト数に換算して通知する例を示したが、残り空き領域長が正しく認識できればセクタ数やクラスタ数に換算して通知しても良い。

図46はデータ領域3002のデータの配置状態を示す図であり、使用中のクラスタをハッチングで示している。このようにデータ配置が成されている場合には、本方法の残り空き領域長取得処理では、図示のように3つの空き連続領域(SEE)が存在する。このためFSアクセス単位内の全ての領域が空きクラスタである3つのFSアクセス単位FSAU-1, FSAU-3, FSAU-5を空き領域と判定する。

本方法では、このようにFSアクセス単位長の空き領域の個数を算出し、アプリケーションプログラム105に通知することで、アプリケーションプログラム105がFSアクセス単位の残り空き領域長を認識することが可能となる。これにより、アクセス装置100が必要とするアクセス性能を満たしたアクセスをFSアクセス単位毎に行う際に、そのアクセス性能で残りどれだけのデータを書き込めるか認識することが可能となる。

以上、説明したように実施例2におけるアクセス装置100は、半導体メモリカード111からアクセス性能に関する情報を取得し、最適なアクセス単位を決定し、ファイルシステムの処理にそのアクセス単位を使用する。これにより、アクセス装置100が半導体メモリカード111に対して最適な5 アクセス方法でアクセスすることが可能となり、半導体メモリカード111の最高性能を引き出すことが可能となる。

尚、実施例2では、ファイルシステム制御部106以下を全てアクセス装置100のROM104上のプログラムで実現している例について記載したが、それら機能の全て、あるいは一部をハードウェア化し、アクセス装置100に付加した構成としても良い。例えば、図47に示すように、ROM104内にはアプリケーションプログラム105のみを格納し、ファイルシステム制御部106、アクセス条件決定部107、カード情報取得部108、アクセス制御部109、条件格納部110をハードウェア化し、半導体メモリカード制御LSI4701としてアクセス装置100に付加する構成としても良い。図47で示した構成は一例であり、半導体メモリカード制御LSI4701にFSアクセス単位を設定することで、以降の半導体メモリカード111に対するデータ転送を自動的にFSアクセス単位にまとめてデータ送信する機能など、本実施例で説明した機能の一部のみをハードウェア化しても良い。また、本実施例ではファイルシステムの一例としてFATファイルシステムを用いて説明したが、一定の管理単位サイズ毎に領域管理を行う20 ファイルシステムであれば、UDFなど他のファイルシステムを用いても良い。

#### 産業上の利用の可能性

25 本発明に関わる半導体メモリカード、アクセス装置及びアクセス方法は、アクセス装置側、半導体メモリカード側のいずれか、あるいは両者の処理を最適化することにより、半導体メモリカードに対する高速アクセスを実現す

ことができる。このような半導体メモリカード、及びアクセス装置または方法は、半導体メモリカードを記録媒体として使用するデジタルA V機器や携帯電話端末、デジタルカメラ、P C等に利用できる。また、転送レートの高い高品質A Vデータを記録する記録媒体、及び機器に使用する場合、特に  
5 好適に機能する。

## 請求の範囲

1. アクセス装置に接続されて使用される半導体メモリカードであって、制御信号及びデータをアクセス装置に対して送信し、アクセス装置からの信号を受信するホストインターフェース部と、

5 複数の連続するセクタがデータ消去の最小単位である消去ブロックとしてグループ化され、アドレス管理情報領域とユーザデータ領域とを含む不揮発性メモリと、

前記不揮発性メモリに対するデータの消去、書き込み、読み出しを制御するメモリコントローラと、

10 前記不揮発性メモリのアクセス性能に関する情報を格納するカード情報格納部を含むカード情報格納用のメモリと、

前記インターフェース部を介して得られた制御信号に基づいて各部を制御すると共に、前記カード情報格納部のアクセス性能に関する情報を読み出し、前記アクセス装置に伝送する制御部と、を具備することを特徴とする半導

15 体メモリカード。

2. 前記カード情報格納部は、

前記半導体メモリカード内部の物理特性に関する第1の情報に加えて、

前記半導体メモリカードにアクセスする際のアクセス条件に関する第2の

20 情報と、

前記半導体メモリカードのアクセス速度に関する第3の情報と、

前記半導体メモリカードの異常処理に関する第4の情報と、のうち、少なくとも1つの情報を格納することを特徴とする請求項1記載の半導体メモリカード。

25

3. 前記カード情報格納部の第3の情報は、

前記アクセス速度に関する情報として、前記半導体メモリカードの速度性

能を示すフラグを含むことを特徴とする請求項 2 記載の半導体メモリカード

。

4. 前記カード情報格納部は、少なくとも

5 前記半導体メモリカード内部の物理特性に関する第 1 の情報と、  
前記半導体メモリカードにアクセスする際のアクセス条件に関する第 2 の  
情報と、  
前記半導体メモリカードのアクセス速度に関する第 3 の情報と、を格納す  
ることを特徴とする請求項 1 記載の半導体メモリカード。

10

5. 前記制御部は、

前記アクセス装置からの要求に応じ、前記半導体メモリカードにアクセス  
するためのアクセス条件に関する情報、及び前記アクセス条件で半導体メモ  
リカードにアクセスした際におけるアクセス速度に関する情報を前記カード  
15 情報格納部より読み出して、前記アクセス装置に送信することを特徴とする  
請求項 4 記載の半導体メモリカード。

6. 前記制御部は、

前記アクセス装置が指定したアクセス条件に関する情報に応じ、前記アク  
20 セス条件で前記半導体メモリカードにアクセスした際におけるアクセス速度  
に関する情報を前記カード情報格納部より読み出して、前記アクセス装置に  
送信することを特徴とする請求項 4 記載の半導体メモリカード。

7. 前記制御部は、

25 前記アクセス装置が指定したアクセス速度に関する情報に応じ、前記アク  
セス速度を満たすために必要となる前記半導体メモリカードへのアクセス条件  
に関する情報を前記カード情報格納部より読み出して、前記アクセス装置

に送信することを特徴とする請求項 4 記載の半導体メモリカード。

8. 前記制御部は、

前記アクセス装置が指定したアクセス条件に関する情報と、アクセス速度  
5 に関する情報を前記カード情報格納部より読み出して前記アクセス条件で前記半導体メモリカードにアクセスした際に、前記アクセス速度が満たされるか否か判定し、判定結果を前記アクセス装置に送信することを特徴とする請求項 4 記載の半導体メモリカード。

10 9. 前記カード情報格納部の第 3 の情報は、

前記アクセス速度に関する情報として、前記半導体メモリカードの速度性能を示すフラグを含むことを特徴とする請求項 4 記載の半導体メモリカード

。

15 10. 前記カード情報格納部は、

前記第 3 の情報として、前記半導体メモリカードの消費電力量の複数のレベルについて前記半導体メモリのアクセス速度に関する情報を有するものであり、

前記制御部は、

20 前記アクセス装置からの要求及び消費電力量レベルの指定に応じ、前記半導体メモリカードにアクセスするためのアクセス条件に関する情報、及び前記アクセス条件で半導体メモリカードにアクセスした際ににおけるアクセス速度に関する情報を前記カード情報格納部より読み出して、前記アクセス装置に送信することを特徴とする請求項 4 記載の半導体メモリカード。

25

11. 前記カード情報格納部は、

前記第 3 の情報として、前記半導体メモリカードの消費電力量の複数のレ

ベルについて前記半導体メモリのアクセス速度に関する情報を有するもので  
あり、

前記制御部は、

前記アクセス装置が指定したアクセス条件に関する情報及び消費電力量レ  
5 ベルの指定に応じ、前記アクセス条件及び指定電力量レベルで前記半導体メ  
モリカードにアクセスした際ににおけるアクセス速度に関する情報を前記カ  
ード情報格納部より読み出して、前記アクセス装置に送信することを特徴とす  
る請求項4記載の半導体メモリカード。

10 12. 前記カード情報格納部は、

前記第3の情報として、前記半導体メモリカードの消費電力量の複数のレ  
ベルについて前記半導体メモリのアクセス速度に関する情報を有するもので  
あり、

前記制御部は、

15 前記アクセス装置が指定したアクセス速度及び消費電力量レベルの指定に  
する情報に応じ、前記アクセス速度を満たすために必要となる前記半導体  
メモリカードへのアクセス条件に関する情報を前記カード情報格納部より読  
み出して、前記アクセス装置に送信することを特徴とする請求項4記載の半  
導体メモリカード。

20

13. 前記カード情報格納部は、

前記第3の情報として、前記半導体メモリカードの消費電力量の複数のレ  
ベルについて前記半導体メモリのアクセス速度に関する情報を有するもので  
あり、

25 前記制御部は、

前記アクセス装置が指定したアクセス条件に関する情報及び消費電力量レ  
ベルの指定と、アクセス速度に関する情報を前記カード情報格納部より読み

出して、前記アクセス条件及び指定した電力量レベルで前記半導体メモリカードにアクセスした際に、前記アクセス速度が満たされるか否か判定し、判定結果を前記アクセス装置に送信することを特徴とする請求項4記載の半導体メモリカード。

5

14. 前記カード情報格納部は、

前記半導体メモリカードのカード内部の各種の処理時間と処理単位サイズをアクセス方法に応じて保持するアクセス性能基礎情報表を有するものであり、

10 前記制御部は、前記アクセス装置からの要求に応じて前記アクセス性能基礎情報表を前記アクセス装置に送信することを特徴とする請求項1記載の半導体メモリカード。

15 15. 前記カード情報格納部は、

前記半導体メモリカードの処理単位サイズ、アクセス方法、及び処理内容を含むアクセス条件を変化させた場合におけるアクセス速度を保持するものであり、

前記制御部は、前記アクセス装置からの要求に応じて当該アクセス速度に関する情報を前記アクセス装置に送信することを特徴とする請求項1記載の半導体メモリカード。

20 16. 複数の連続するセクタがデータ消去の最小単位であるブロックとしてグループ化されており、格納されたデータがファイルシステムにより管理されている半導体メモリカードにアクセスするアクセス装置であって、

25 装着された前記半導体メモリカードのアクセス性能に関する情報を前記半導体メモリカードから取得するカード情報取得部と、

前記アクセス装置が前記半導体メモリカードにアクセスする際に使用可能

なアクセス条件に関する情報と、半導体メモリカードに求めるアクセス速度に関する情報を格納するカード使用条件格納部と、

前記カード情報取得部が取得した前記半導体メモリカードのアクセス性能に関する情報と、前記カード使用条件格納部に格納された情報から、アクセス条件を決定するアクセス条件決定部と、  
5

前記アクセス条件決定部が決定したアクセス条件を取得し、前記アクセス条件に適合したファイルアクセスを行うファイルシステム制御部と、

前記ファイルシステム制御部からのアクセス要求に応じて前記半導体メモリカードにアクセスするアクセス制御部と、を具備することを特徴とするア  
10 クセス装置。

17. 前記アクセス条件決定部は、

前記アクセス条件に応じて、前記半導体メモリカードから取得したアクセス性能に関する情報に基づいて、半導体メモリカードの領域をファイルシステムアクセス単位（以下、F Sアクセス単位という）に分割することを特徴  
15 とする請求項16記載のアクセス装置。

18. 前記ファイルシステム制御部は、

前記半導体メモリカードに対してファイルデータを記録するとき、前記半  
20 導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記  
F Sアクセス単位の倍数長の連続空き領域を決定し、

前記決定した連続空き領域にファイルデータを記録することを特徴とする  
請求項17記載のアクセス装置。

25 19. 前記ファイルシステム制御部は、

前記半導体メモリカードに対して新しいファイル管理情報を記録する際に  
、前記半導体メモリカード上に構築されたファイルシステムの管理情報を基

に、前記 F S アクセス単位の領域内に既に別のファイル管理情報が記録されており、かつ新しいファイル管理情報を書き込む空き領域が存在するかどうかを判断し、存在する場合に、前記空き領域をファイル管理情報の書き込み位置として決定し、前記決定した空き領域にファイル管理情報を記録することを特徴とする請求項 17 記載のアクセス装置。

20. 前記ファイルシステム制御部は、

前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記複数の F S アクセス単位の領域が部分的に使用されている場合、部分的に使用されている F S アクセス単位の使用領域のデータを他の F S アクセス単位の未使用領域に移動させることを特徴とする請求項 17 記載のアクセス装置。

- 21：前記ファイルシステム制御部は、

前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記 F S アクセス単位の領域が全て空き領域である領域の個数を算出することを特徴とする請求項 17 記載のアクセス装置。

22. 複数の連続するセクタがデータ消去の最小単位であるブロックとしてグループ化されており、格納されたデータがファイルシステムにより管理されている半導体メモリカードにアクセスするアクセス方法であって、

前記半導体メモリカードにアクセスする際に使用可能なアクセス条件に関する情報と、半導体メモリカードに求めるアクセス速度に関する情報を格納するカード使用条件格納ステップと、

装着された前記半導体メモリカードのアクセス性能に関する情報を前記半導体メモリカードから取得するカード情報取得ステップと、

前記カード情報取得ステップが取得した前記半導体メモリカードのアクセ

ス性能に関する情報と、前記カード使用条件格納ステップで格納した情報から、アクセス条件を決定するアクセス条件決定ステップと、

前記アクセス条件決定ステップで決定したアクセス条件を取得し、前記アクセス条件に適合するように前記半導体メモリカードのファイルにアクセスするファイルシステム制御ステップと、を具備することを特徴とするアクセス方法。  
5

23. 前記アクセス条件決定ステップは、

前記アクセス条件に応じて、前記半導体メモリカードにアクセスする際に用いられるサイズであるファイルシステムアクセス単位（以下、F Sアクセス単位という）を決定することを特徴とする請求項22記載のアクセス方法。  
10

24. 前記ファイルシステム制御ステップは、

前記半導体メモリカードに対してファイルデータを記録するとき、前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記F Sアクセス単位の倍数長の連続空き領域を決定し、  
15

前記決定した連続空き領域にファイルデータを記録することを特徴とする請求項23記載のアクセス方法。  
20

25. 前記ファイルシステム制御ステップは、

前記半導体メモリカードに対して新しいファイル管理情報を記録する際に、前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記F Sアクセス単位の領域内に既に別のファイル管理情報が記録されており、かつ新しいファイル管理情報を書き込む空き領域が存在するかどうかを判断し、  
25

存在する場合に、前記空き領域をファイル管理情報の書き込み位置として

決定し、

前記決定した空き領域にファイル管理情報を記録することを特徴とする請求項 2 3 記載のアクセス方法。

5 26. 前記ファイルシステム制御ステップは、

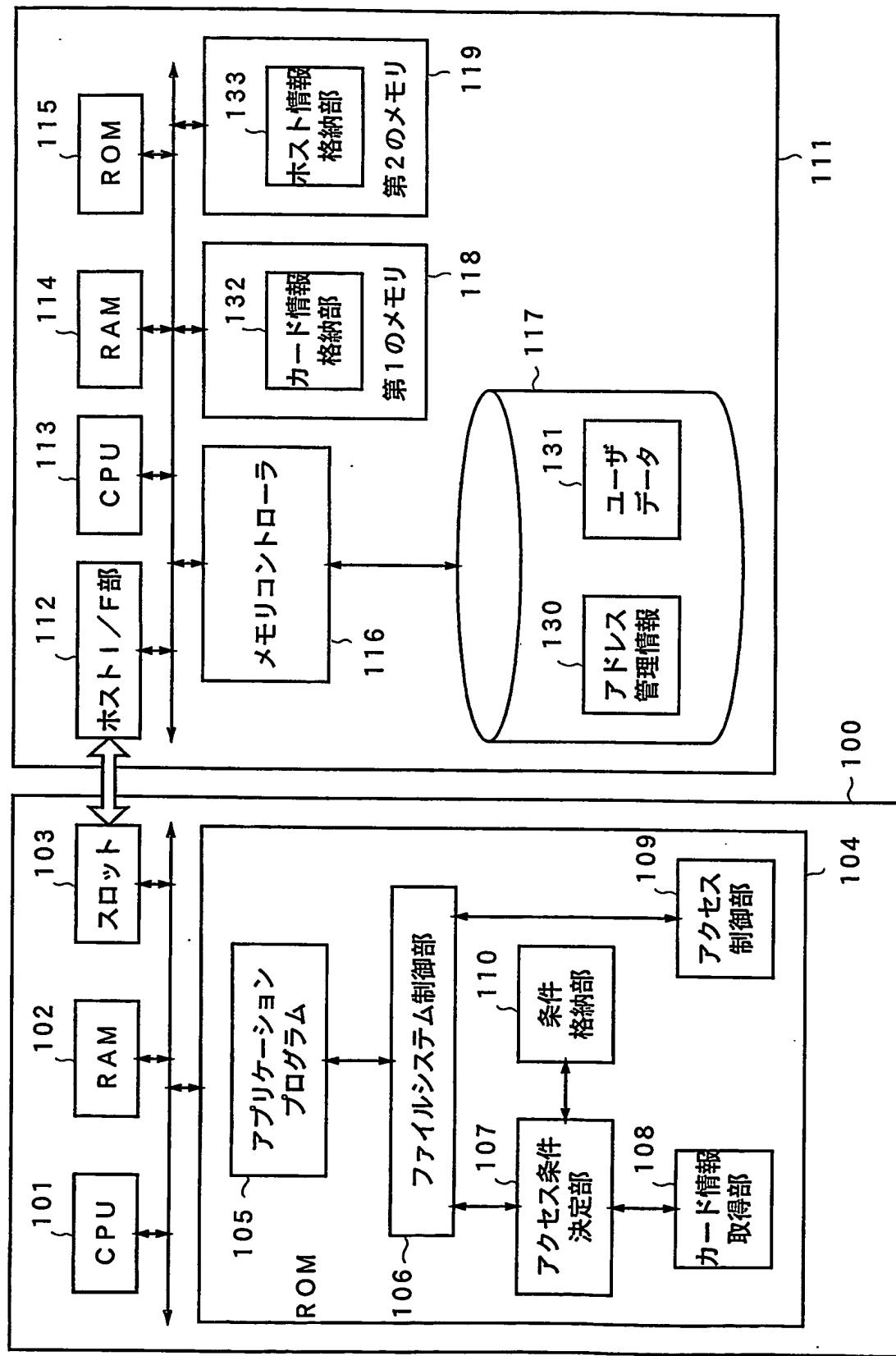
前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記複数の F S アクセス単位の領域が部分的に使用されている場合、部分的に使用されている F S アクセス単位の使用領域のデータを他の F S アクセス単位の未使用領域に移動させることを特徴とする請求項 2 3 記載のアクセス方法。

27. 前記ファイルシステム制御ステップは、

前記半導体メモリカード上に構築されたファイルシステムの管理情報を基に、前記アクセス単位の領域が全て空き領域である領域の大きさを算出し、

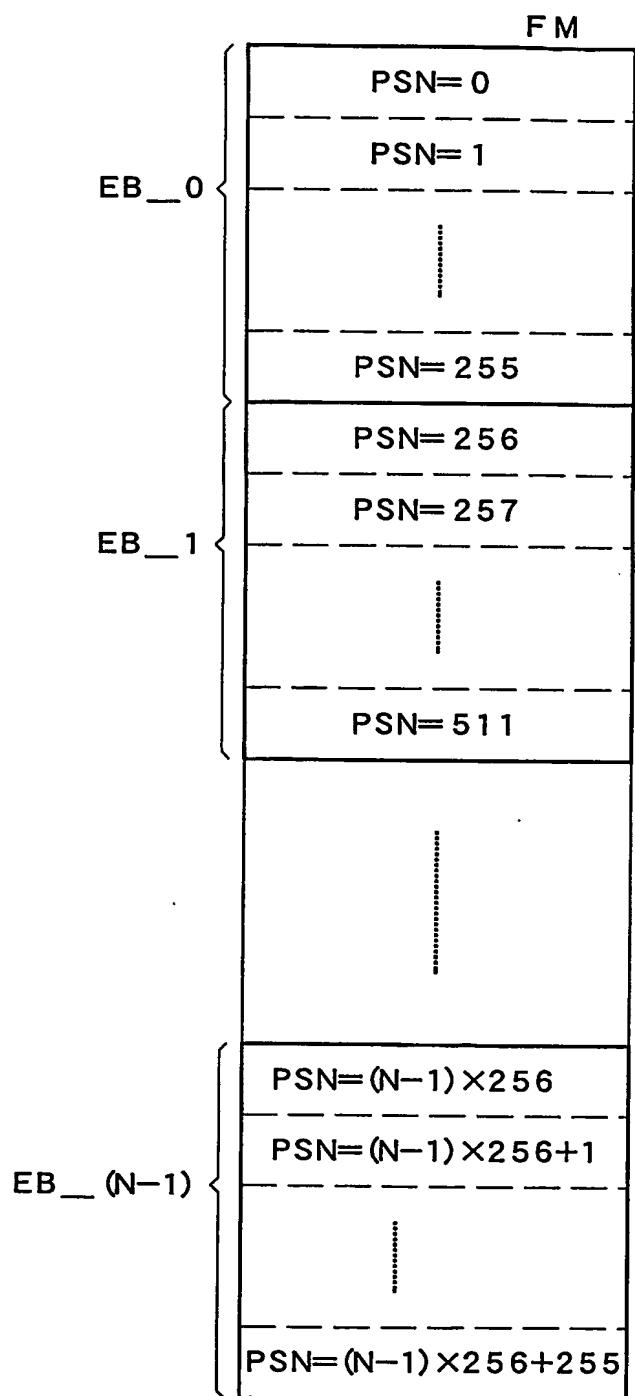
15 前記半導体メモリカードの空き領域長としてアプリケーションプログラムに算出した値を通知することを特徴とする請求項 2 3 記載のアクセス方法。

図 1/47



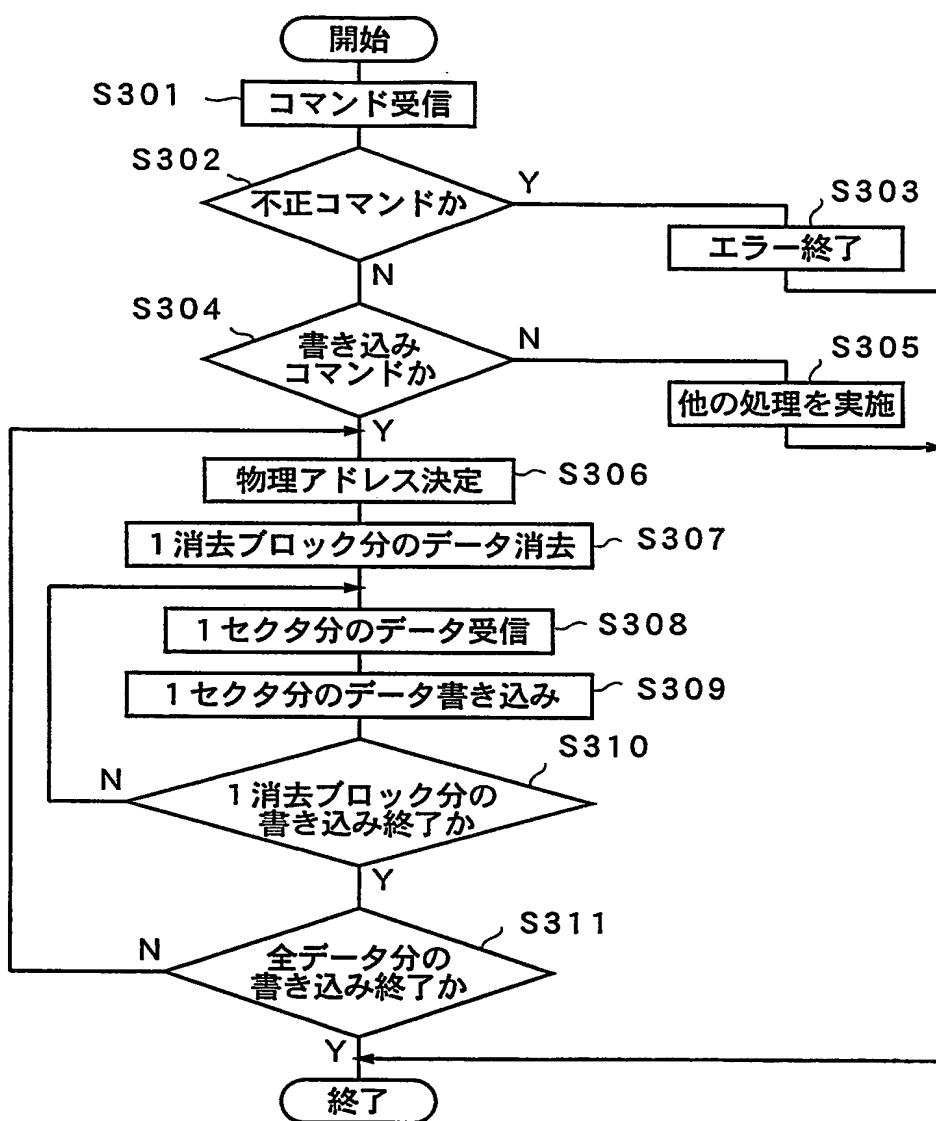
2 / 47

## 第2図



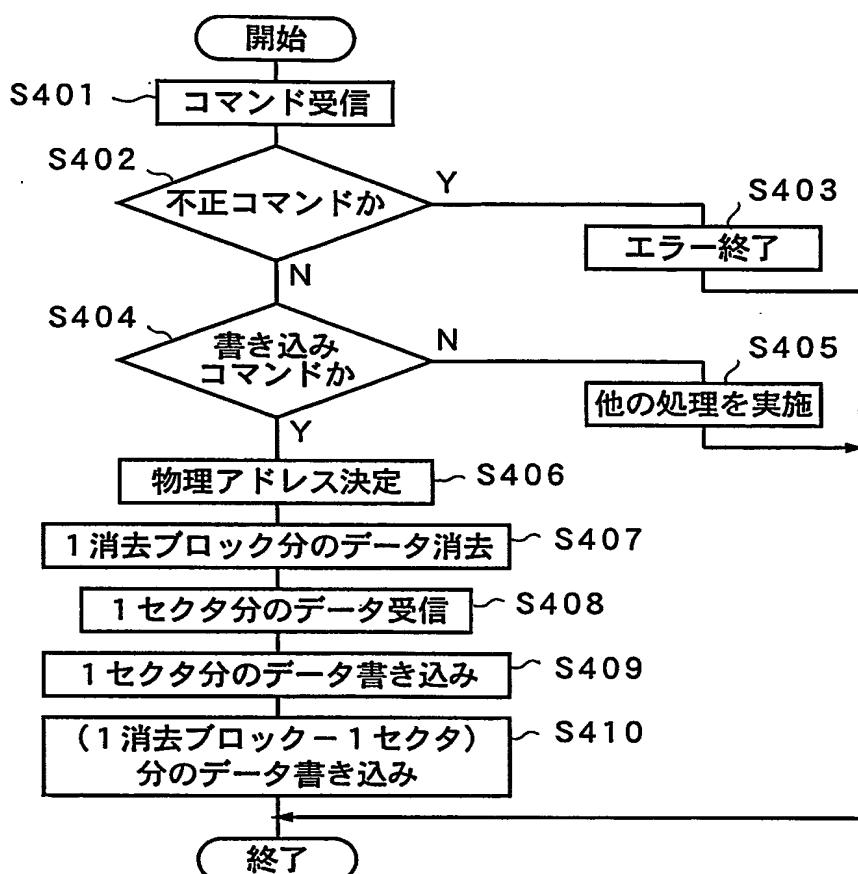
3 / 47

第3図



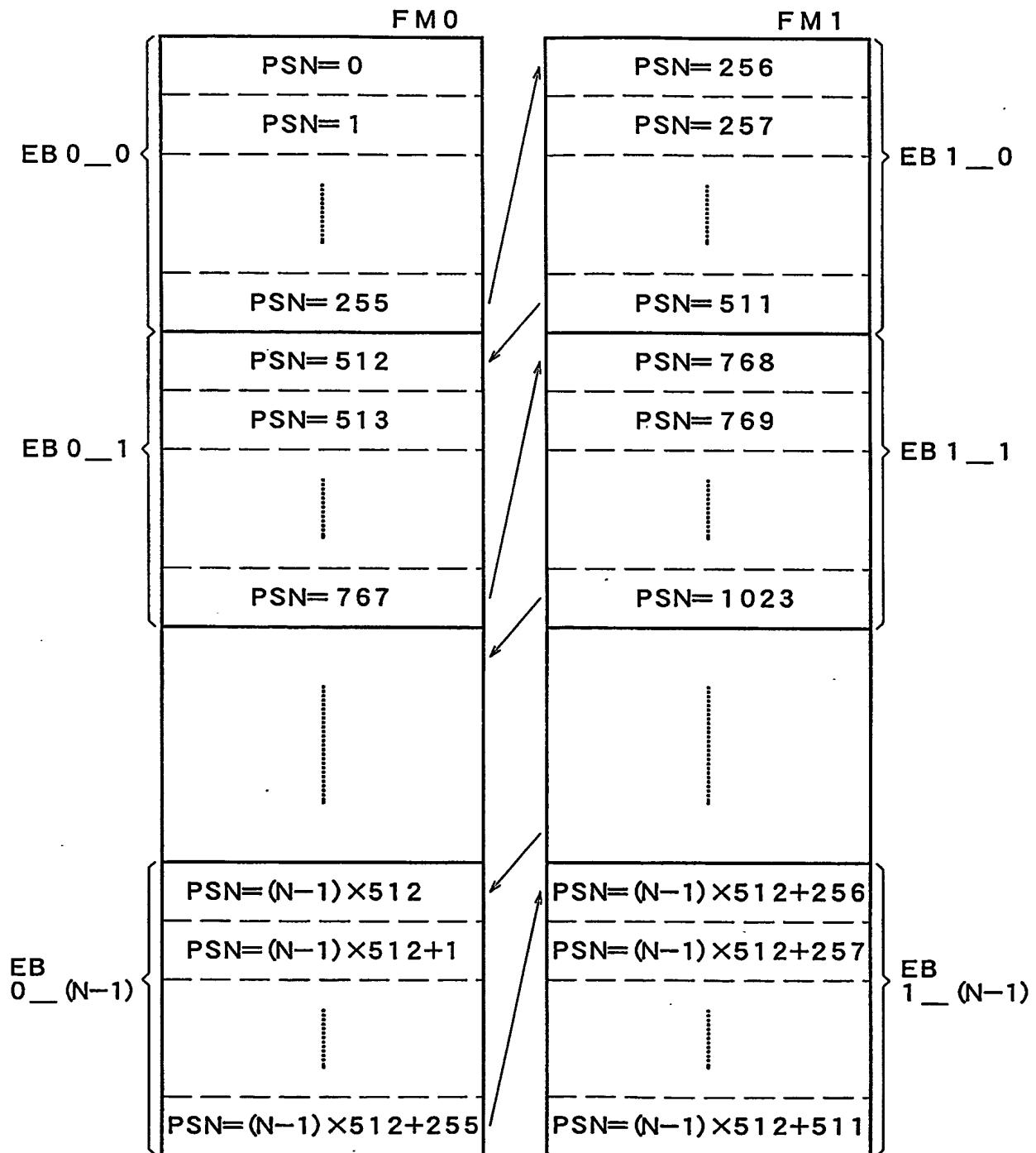
4 / 4 7

第4図



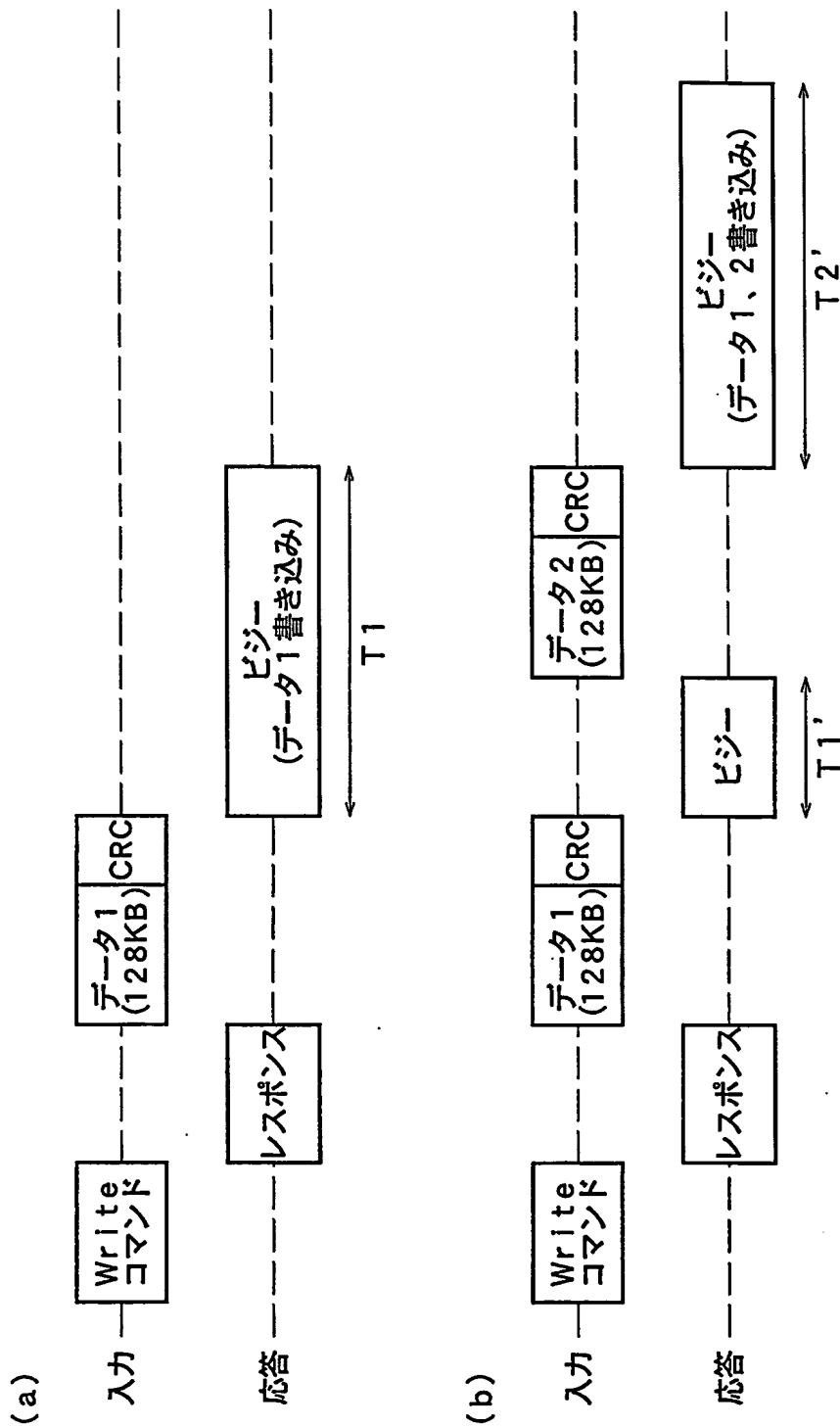
5 / 47

## 第5図



6 / 47

## 図 6

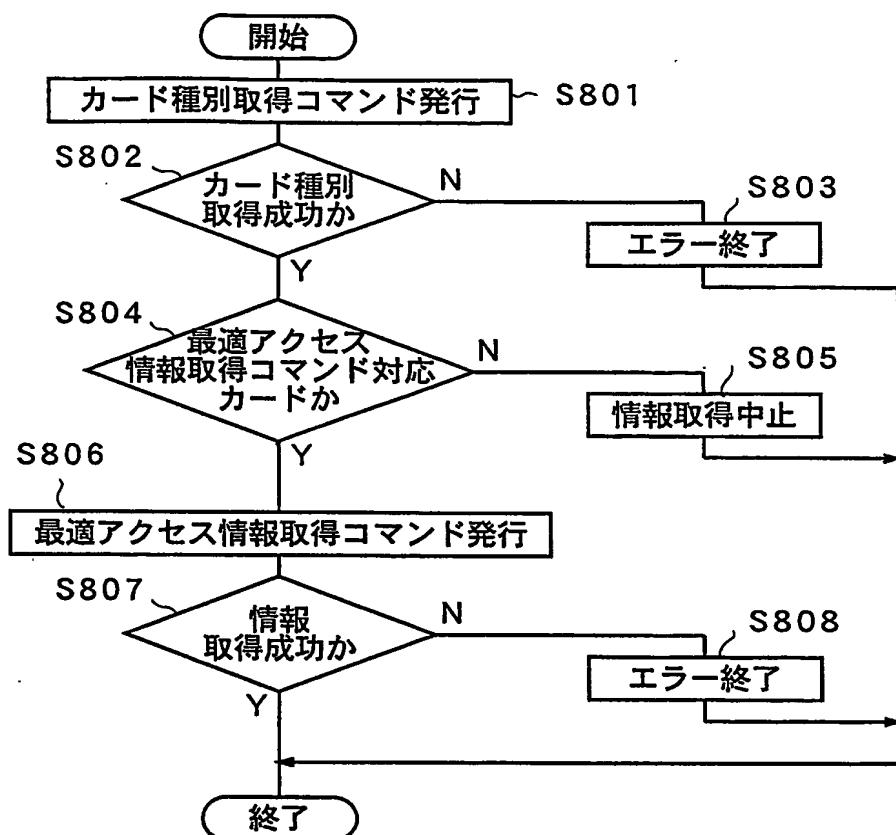


7 / 4 7  
第7図

種別	項目
第1の情報	メモリ種別
	メモリ使用枚数
	メモリ管理方法種別
	消去ブロックサイズ
	管理ブロックサイズ
	温度条件
	消費電力量
	電流値
	電圧値
第2の情報	カード種別情報
	処理種別
	処理単位サイズ
	処理単位境界
	処理単位時間
	アクセス方法
	S A 時の最低連続領域サイズ
	入力クロック周波数
第3の情報	ピット幅
	速度性能レベル
	データサイズ／単位時間
	処理時間／単位サイズ
	転送レート
第4の情報	カード内部処理時間
	エラー発生確率
	エラー通知時間の最悪値
第5の情報	速度性能レベル判定基準
	速度性能レベル
	消費電力量レベル

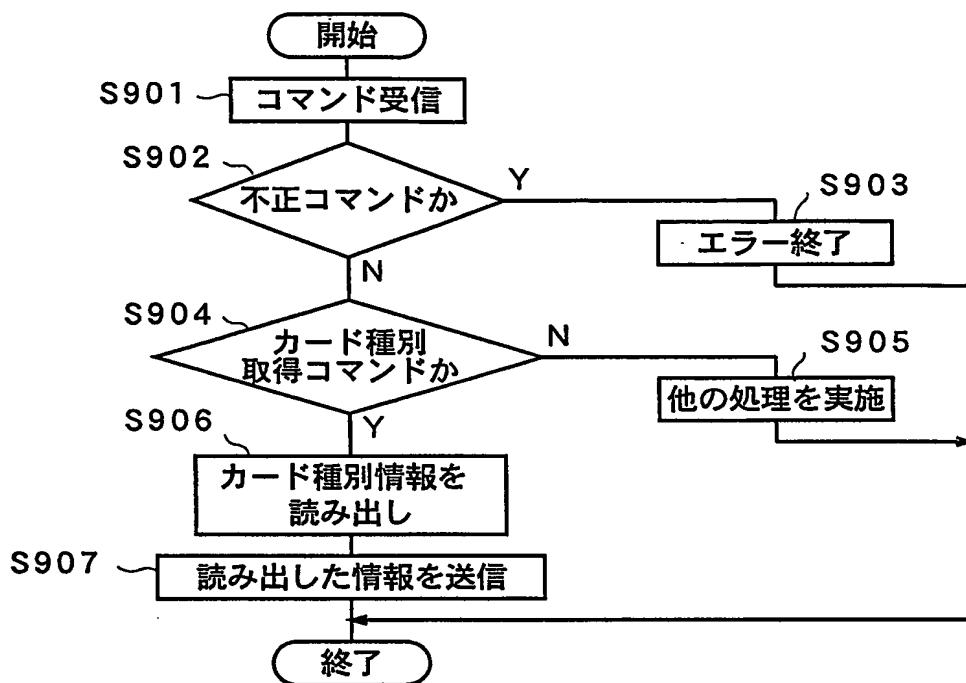
8 / 47

第8図



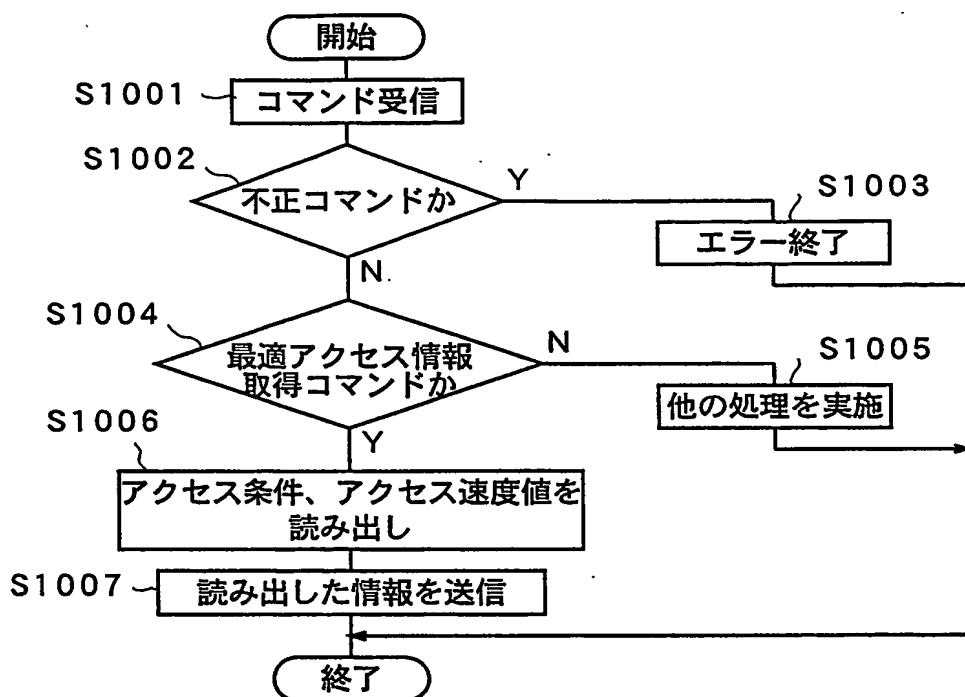
9 / 47

第9図



10 / 47

第10図



11/47

## 第11図

(a)

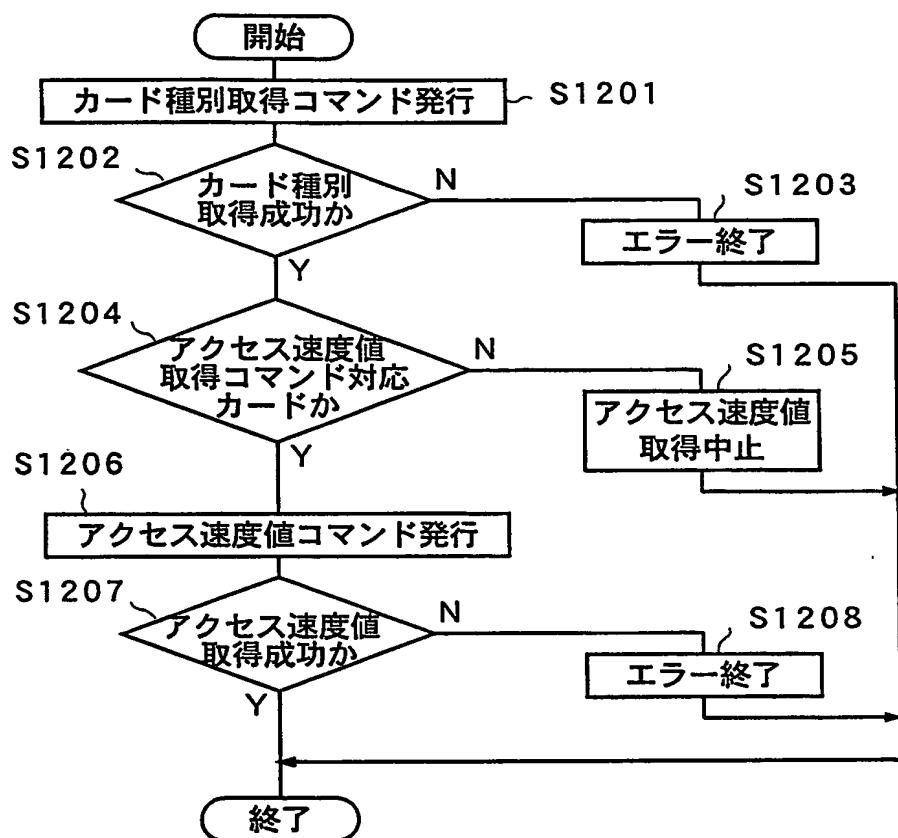
項目	条件値
処理単位サイズ	128 KBの倍数長
処理単位境界	128 KBの倍数長
アクセス方法	256 KB以上の連続領域に シーケンシャルアクセス
入力クロック周波数	25 MHz 以上
ビット幅	4 ビット

(b)

リード処理の転送レート (平均値) = 11 MB/s
ライト処理の転送レート (平均値) = 10 MB/s
イレース処理の転送レート (平均値) = 10.3 MB/s
リード処理の転送レート (最悪値) = 6 MB/s
ライト処理の転送レート (最悪値) = 5 MB/s
イレース処理の転送レート (最悪値) = 5.1 MB/s

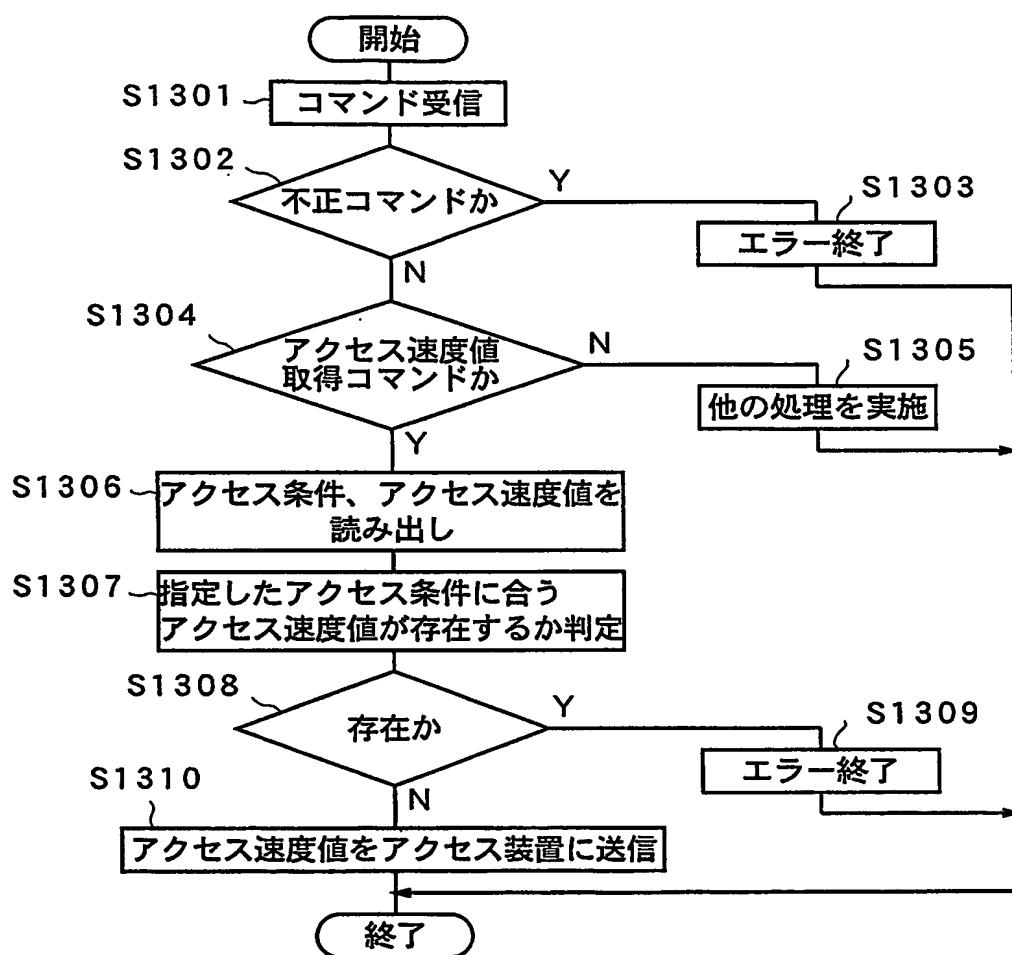
12 / 47

第12図



13 / 47

第13図



14/47

## 第14図

(a)

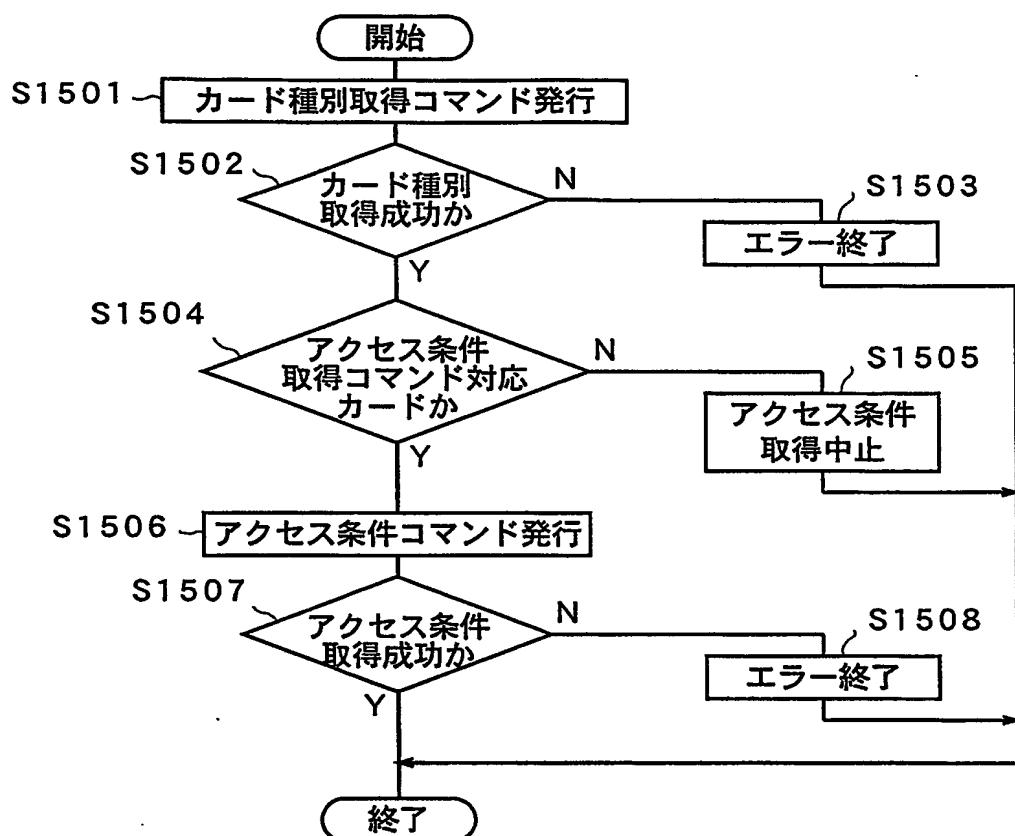
項目	条件値
処理単位サイズ	128 KB
処理単位境界	128 KB
アクセス方法	256 KBを連続領域として シーケンシャルアクセス
入力クロック周波数	25 MHz
ビット幅	4ビット

(b)

リード処理の転送レート (平均値) = 11 MB/s
ライト処理の転送レート (平均値) = 10 MB/s
イレース処理の転送レート (平均値) = 10.3 MB/s
リード処理の転送レート (最悪値) = 6 MB/s
ライト処理の転送レート (最悪値) = 5 MB/s
イレース処理の転送レート (最悪値) = 5.1 MB/s

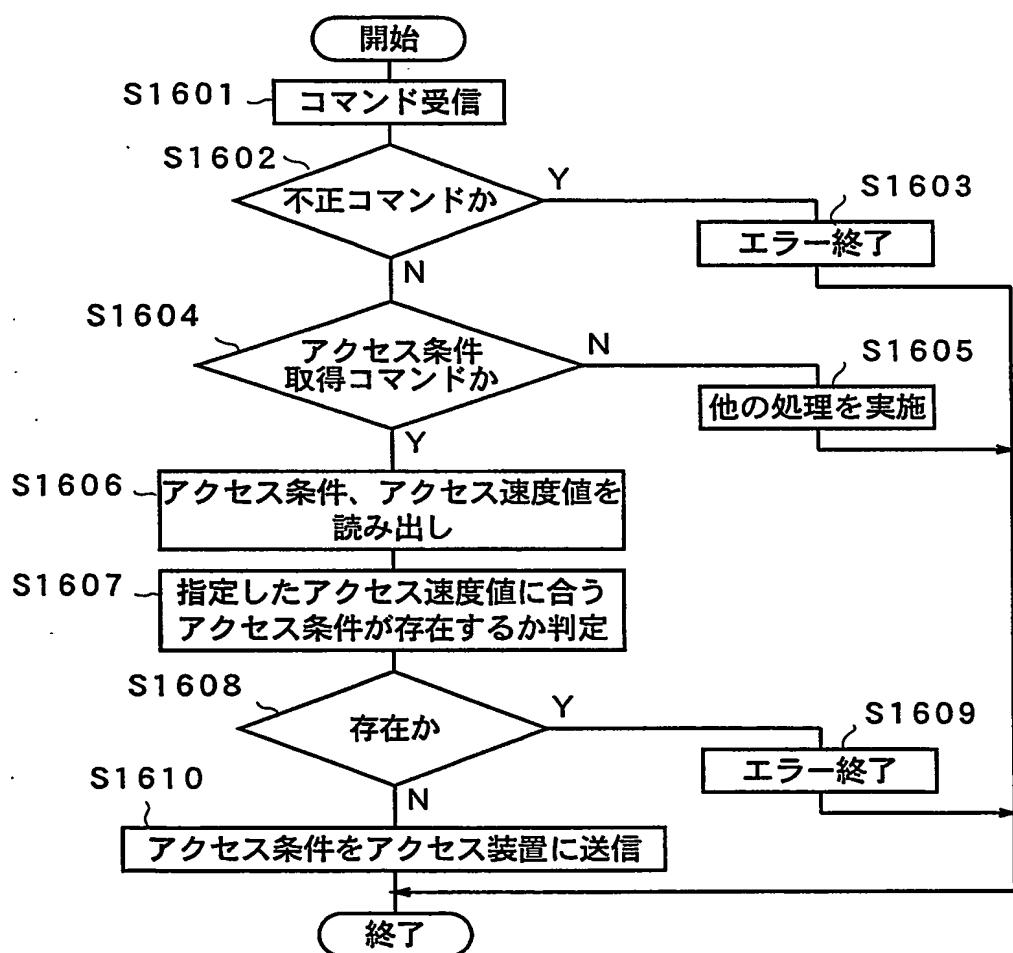
15 / 47

## 第15図



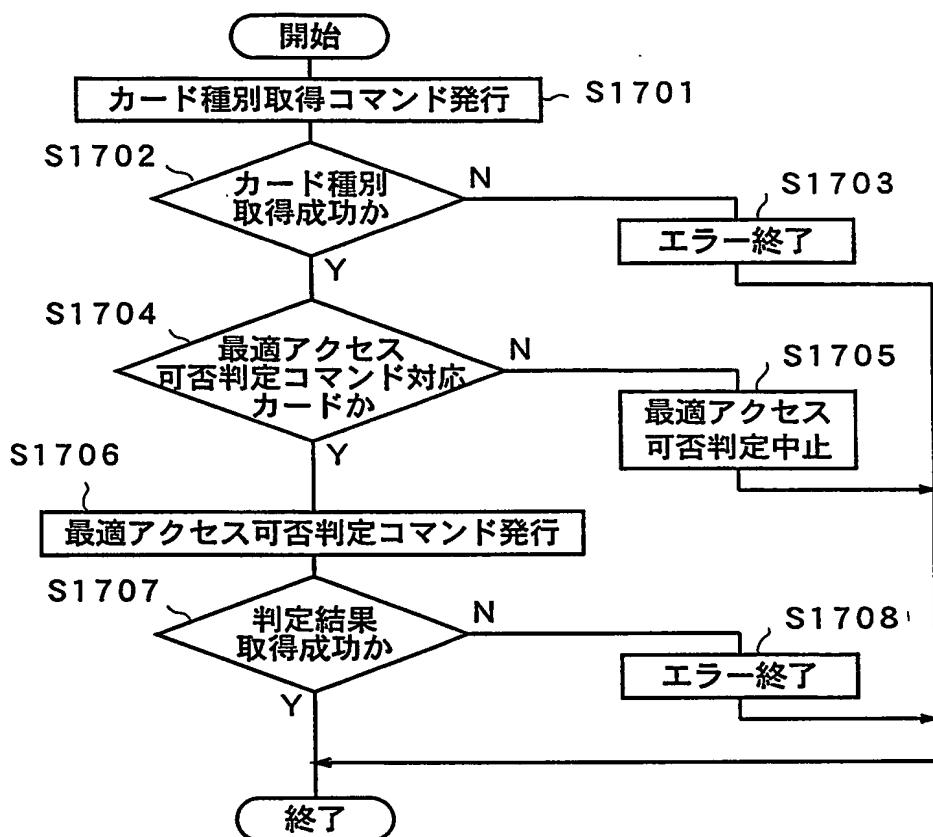
16 / 47

第16図



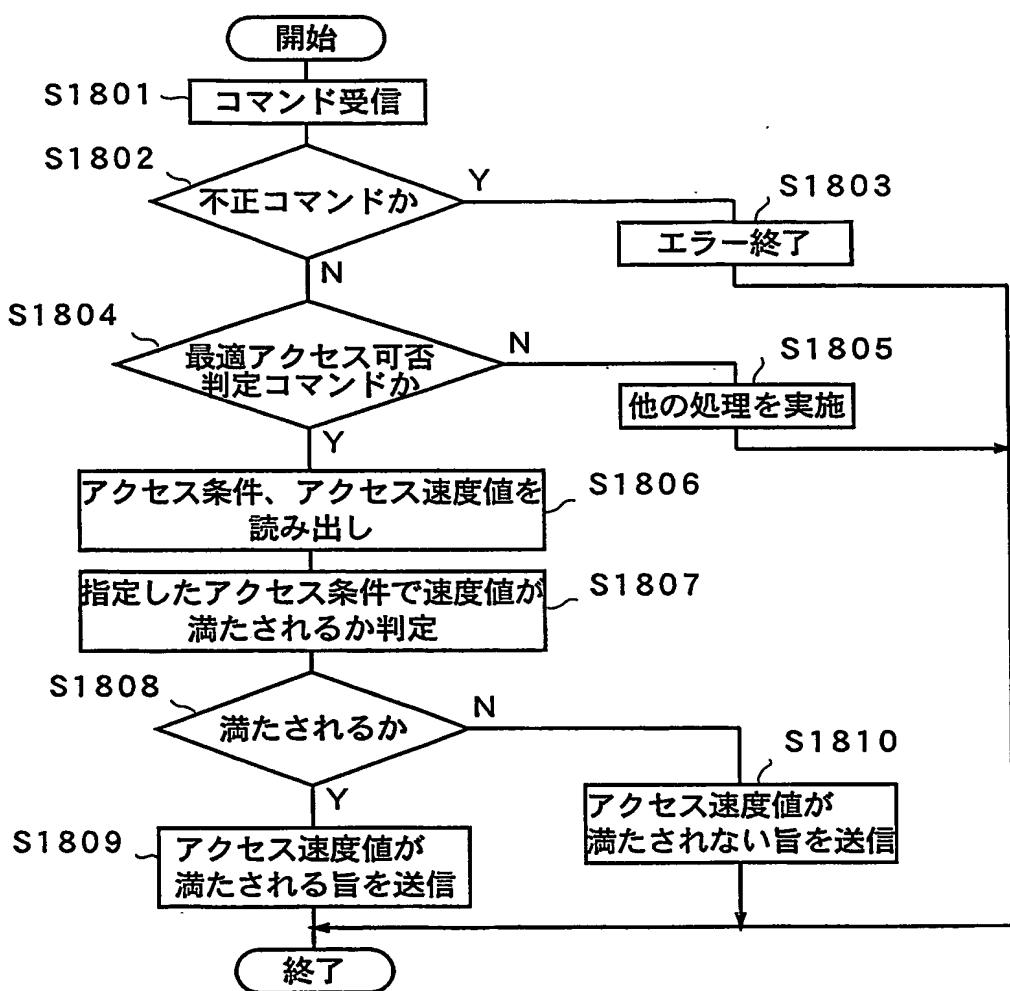
17/47

第17図



18 / 47

第18図



19/47

## 第19図

(a)

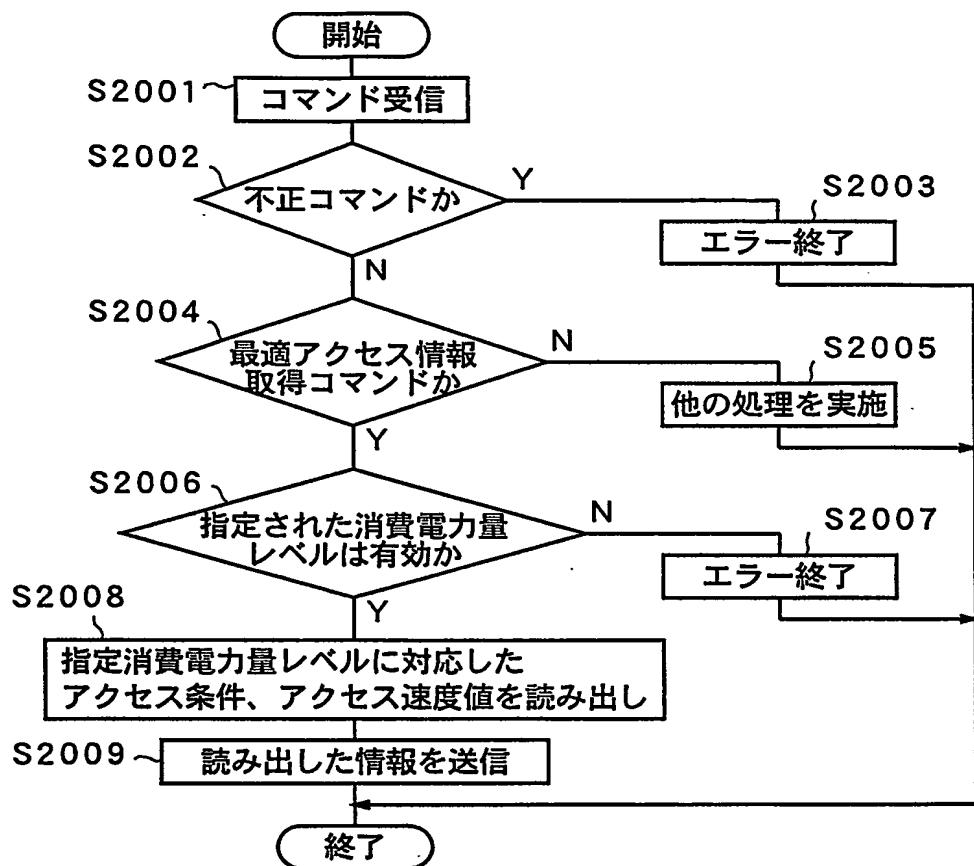
		処理内容		
		リード	ライト	イレース
速度性能 レベル	高速	平均転送レート $\geq 8.0 \text{ MB/s}$	平均転送レート $\geq 8.0 \text{ MB/s}$	平均転送レート $\geq 8.0 \text{ MB/s}$
	中速	$4.0 \text{ MB/s} \leq \text{平均転送レート} \leq 8.0 \text{ MB/s}$	$4.0 \text{ MB/s} \leq \text{平均転送レート} \leq 8.0 \text{ MB/s}$	$4.0 \text{ MB/s} \leq \text{平均転送レート} \leq 8.0 \text{ MB/s}$
	低速	平均転送レート $< 4.0 \text{ MB/s}$	平均転送レート $< 4.0 \text{ MB/s}$	平均転送レート $< 4.0 \text{ MB/s}$

(b)

転送レート	速度性能レベル
リード処理の転送レート (平均値) = 11 MB/s	高速
ライト処理の転送レート (平均値) = 10 MB/s	高速
イレース処理の転送レート (平均値) = 10.3 MB/s	高速
リード処理の転送レート (最悪値) = 6 MB/s	高速
ライト処理の転送レート (最悪値) = 5 MB/s	高速
イレース処理の転送レート (最悪値) = 5.1 MB/s	高速

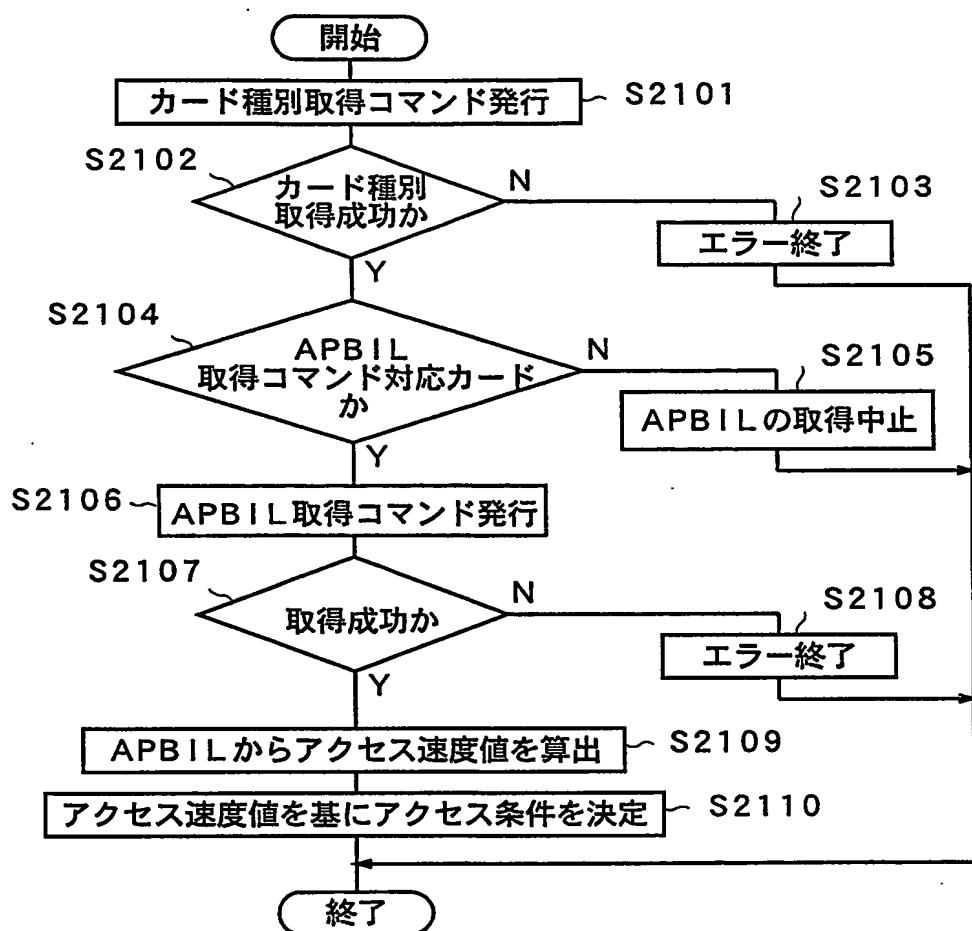
20 / 47

第20図



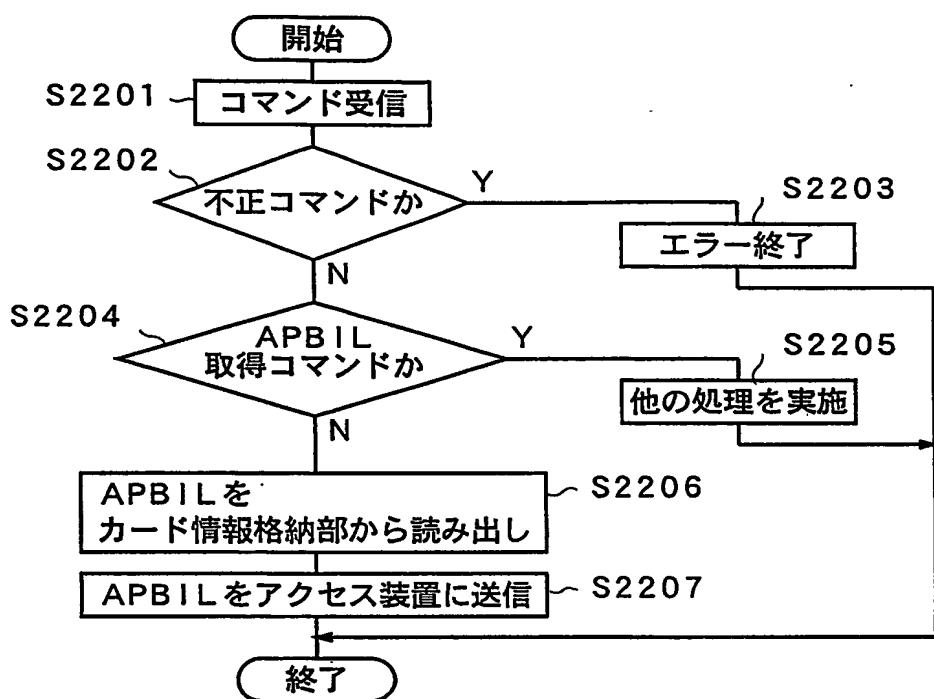
21 / 47

第21図



22/47

## 第22図



23 / 47

## 第23図

(a)

処理内容		
リード	ライト	イレース
テーブル1-A	テーブル1-B	Table 1-C

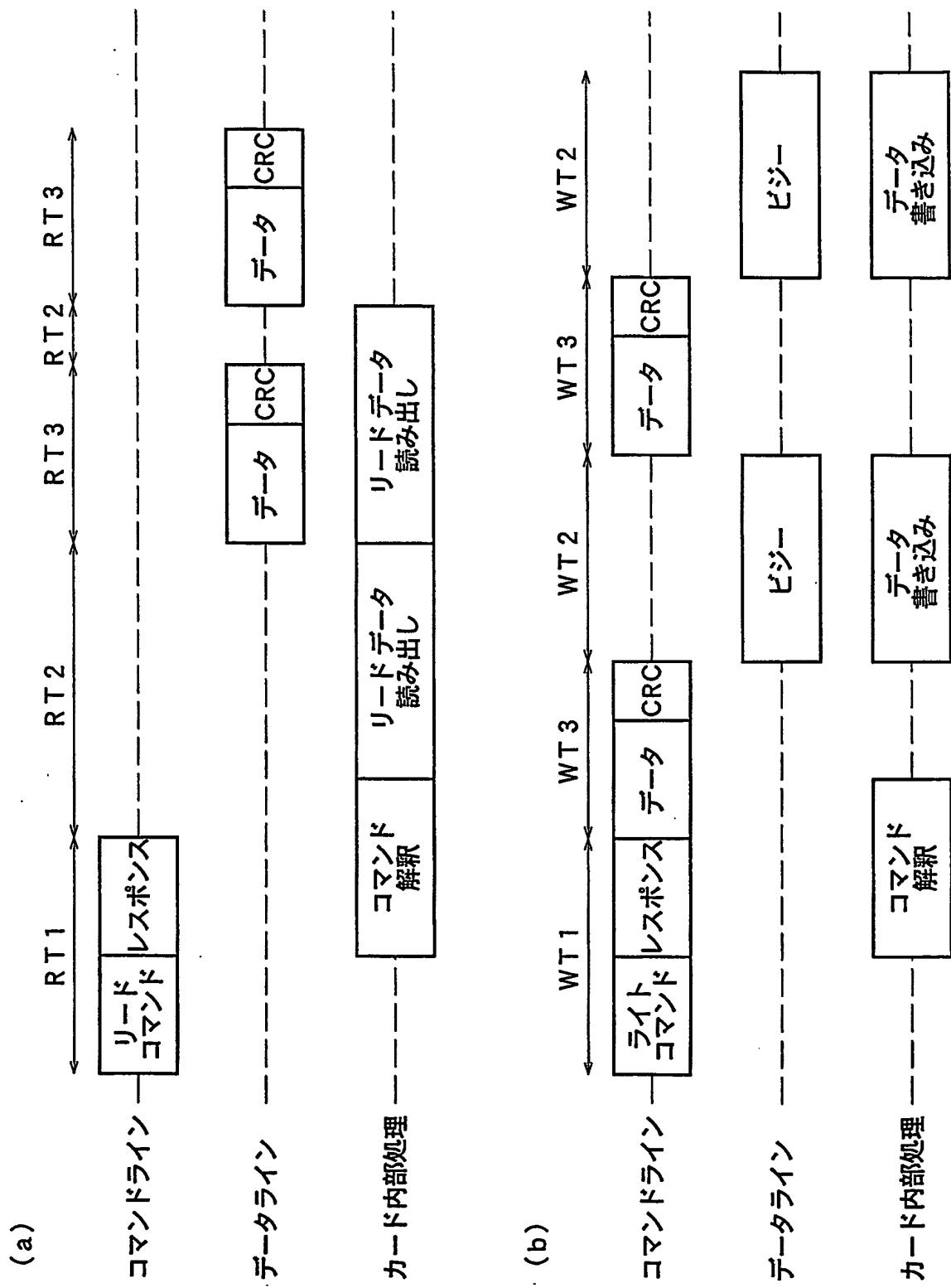
(b)

処理単位サイズ	標準値		最悪値	
	SA	RA	SA	RA
512 Bytes	17 ms	25 ms	25 ms	51 ms
16 KB	4.3 $\mu$ s	690 $\mu$ s	128 $\mu$ s	1.6 ms
128 KB	9.2 $\mu$ s	22 $\mu$ s	60 $\mu$ s	86 $\mu$ s
256 KB	9.2 $\mu$ s	22 $\mu$ s	60 $\mu$ s	86 $\mu$ s
1 MB	9.2 $\mu$ s	22 $\mu$ s	60 $\mu$ s	86 $\mu$ s

~ APBIL

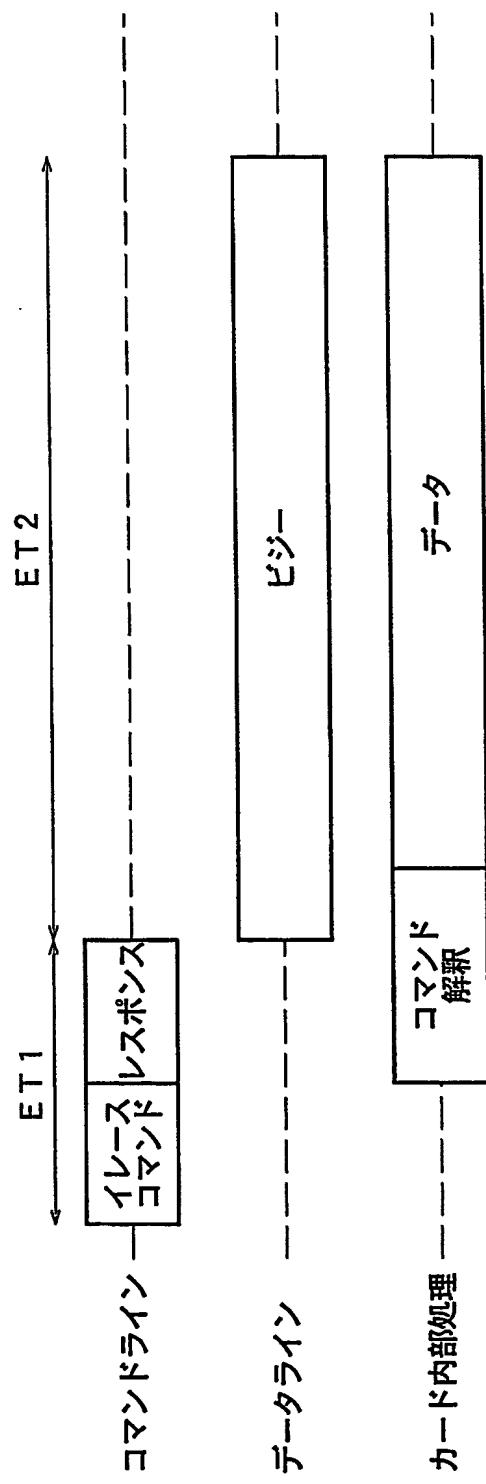
24/47

図24



25/47

## 第25図



26 / 47

## 第26図

(a)

		処理内容	
		リード	ライト
入力クロック	12.5 MHz	テーブル1-A	テーブル1-B
	25 MHz	テーブル2-A	テーブル2-B
	50 MHz	テーブル3-A	テーブル3-B

(b)

処理単位サイズ	標準値			最悪値	
	SA	RA	SA	RA	
512 Bytes	0.03 MB/s	0.02 MB/s	0.02 MB/s	0.01 MB/s	
	16 KB	6 MB/s	0.7 MB/s	3 MB/s	0.3 MB/s
	128 KB	10 MB/s	8 MB/s	5 MB/s	4 MB/s
256 KB	10 MB/s	8 MB/s	5 MB/s	4 MB/s	
1 MB	10 MB/s	8 MB/s	5 MB/s	4 MB/s	

27/47

第27図

		処理内容	
		リード	ライト
入力クロック	12.5 MHz	テーブル1-A △	テーブル1-B △
	25 MHz	テーブル2-A △	テーブル2-B △
	50 MHz	テーブル3-A △	テーブル3-B △
		テーブル3-C △	テーブル1-C △

	標準値		最悪値	
	S A	R A	S A	R A
512 Bytes	17 ms	26 ms	26 ms	51 ms
	3 ms	23 ms	5 ms	55 ms
	13 ms	16 ms	26 ms	33 ms
128 KB	26 ms	33 ms	52 ms	66 ms
	105 ms	131 ms	210 ms	262 ms

28/47

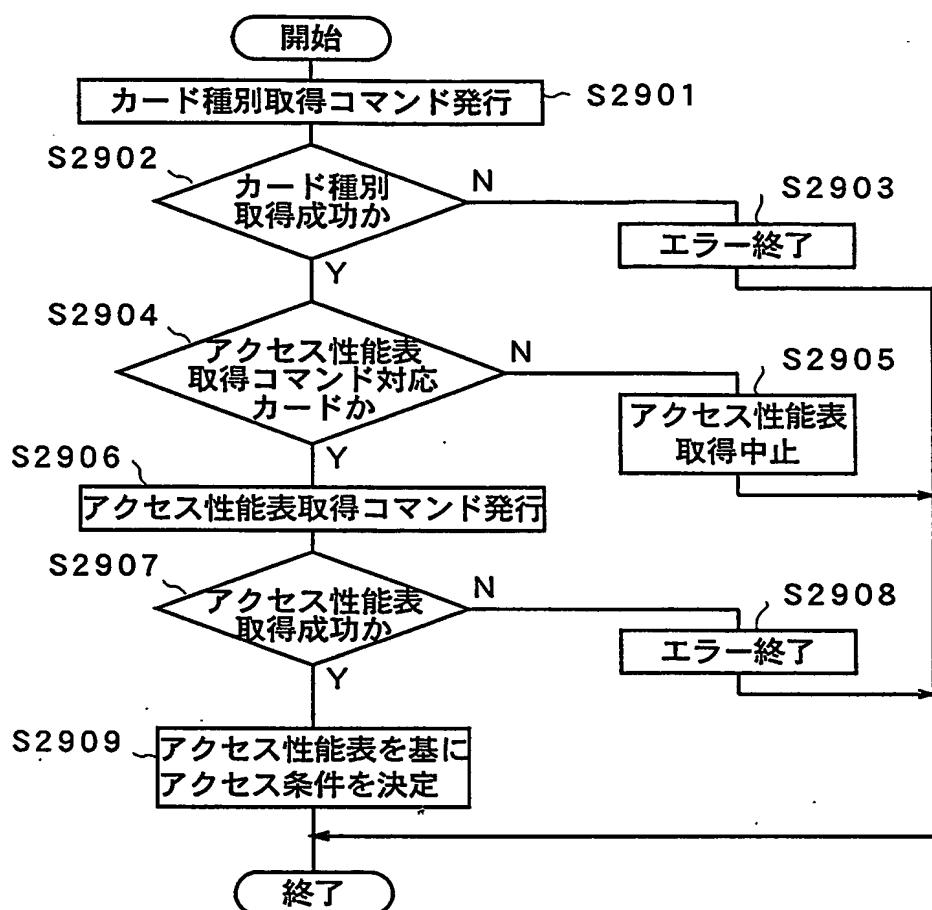
図28

		処理内容		
		リード	ライト	イレース
入力クロック	12.5 MHz	テーブル1-A	テーブル1-B	テーブル1-C
	25 MHz	テーブル2-A	テーブル2-B	テーブル2-C
	50 MHz	テーブル3-A	テーブル3-B	テーブル3-C

処理単位サイズ	標準値			最悪値	
	SA	RA	SA	RA	RA
512 Bytes	0.03 MB/s	0.02 MB/s	0.02 MB/s	0.01 MB/s	0.01 MB/s
16 KB	6 MB/s	0.7 MB/s	3 MB/s	0.3 MB/s	0.3 MB/s
128 KB	10 MB/s	8 MB/s	5 MB/s	4 MB/s	4 MB/s
256 KB	10 MB/s	8 MB/s	5 MB/s	4 MB/s	4 MB/s
1 MB	10 MB/s	8 MB/s	5 MB/s	4 MB/s	4 MB/s

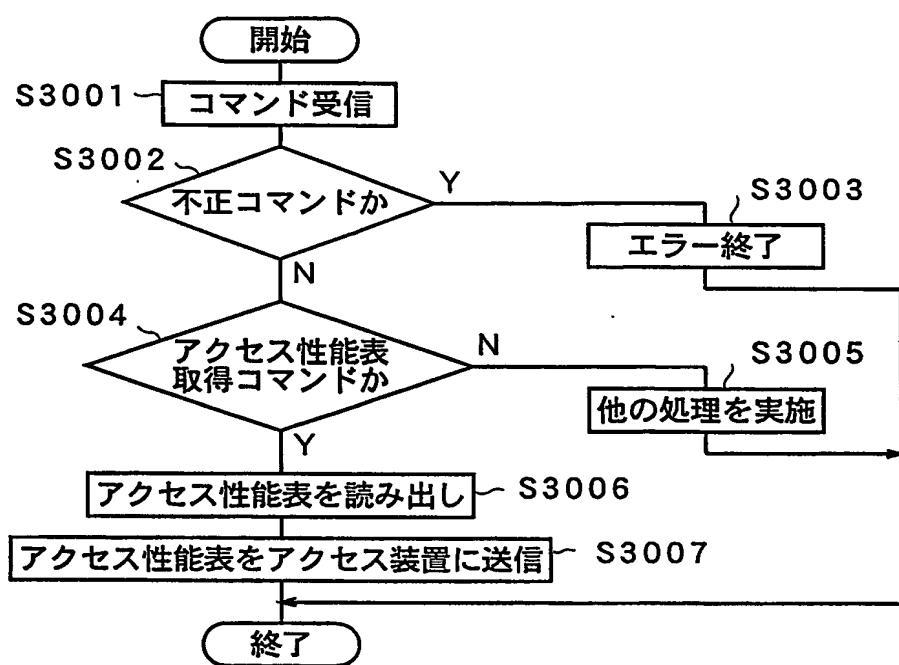
29/47

第29図



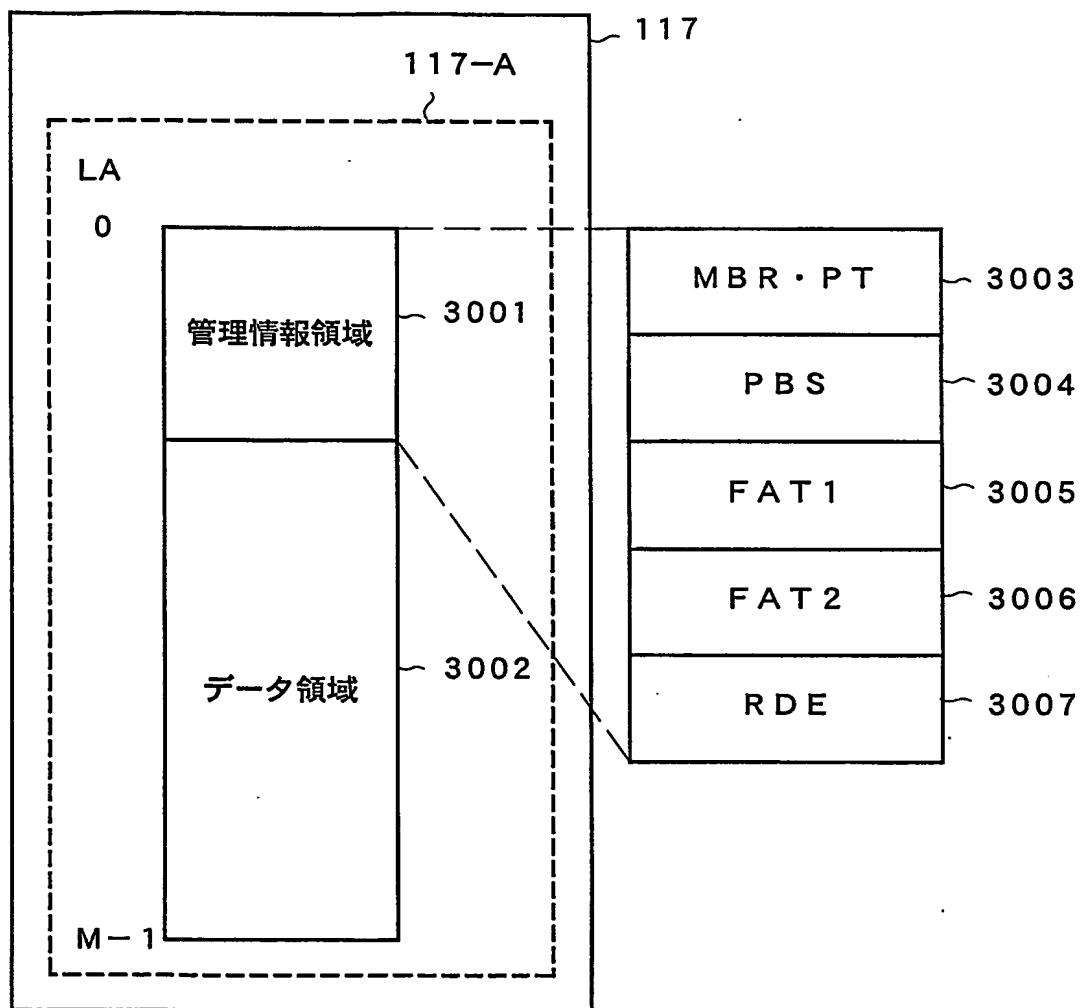
30 / 47

## 第30図



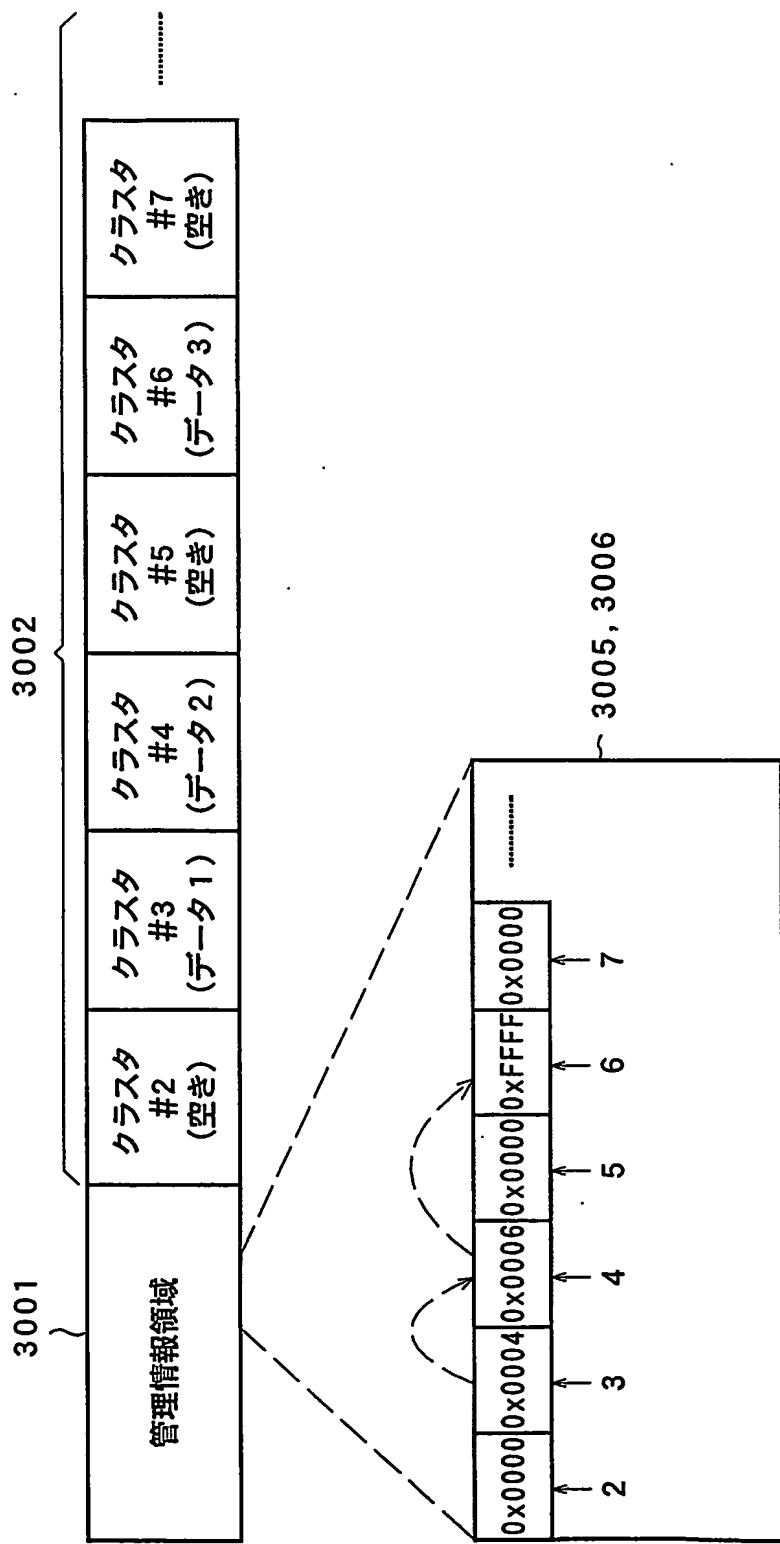
31 / 47

## 第31図



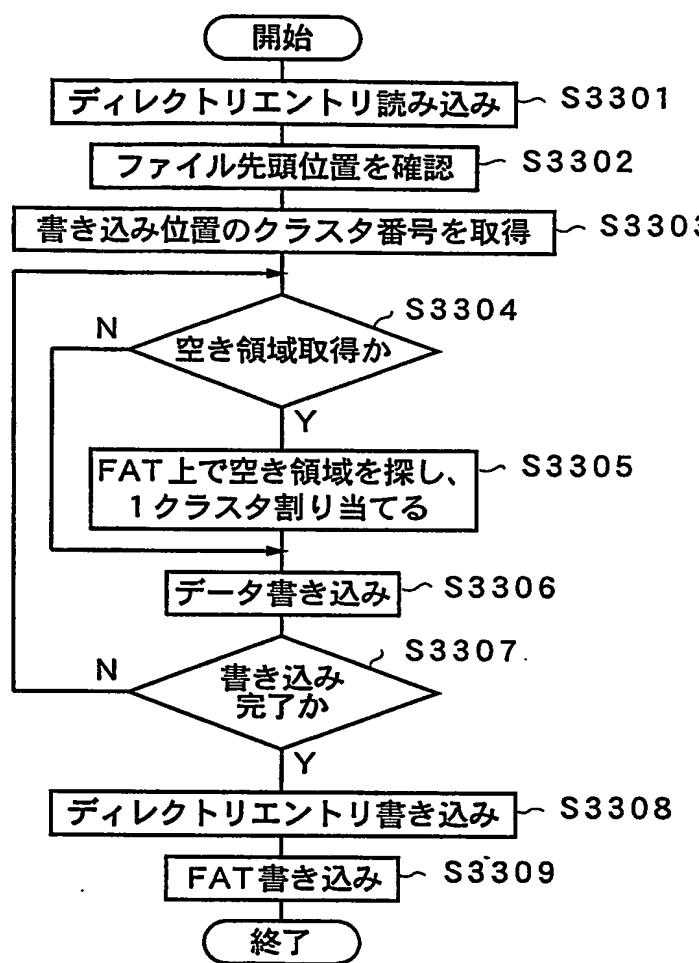
32 / 47

第32図



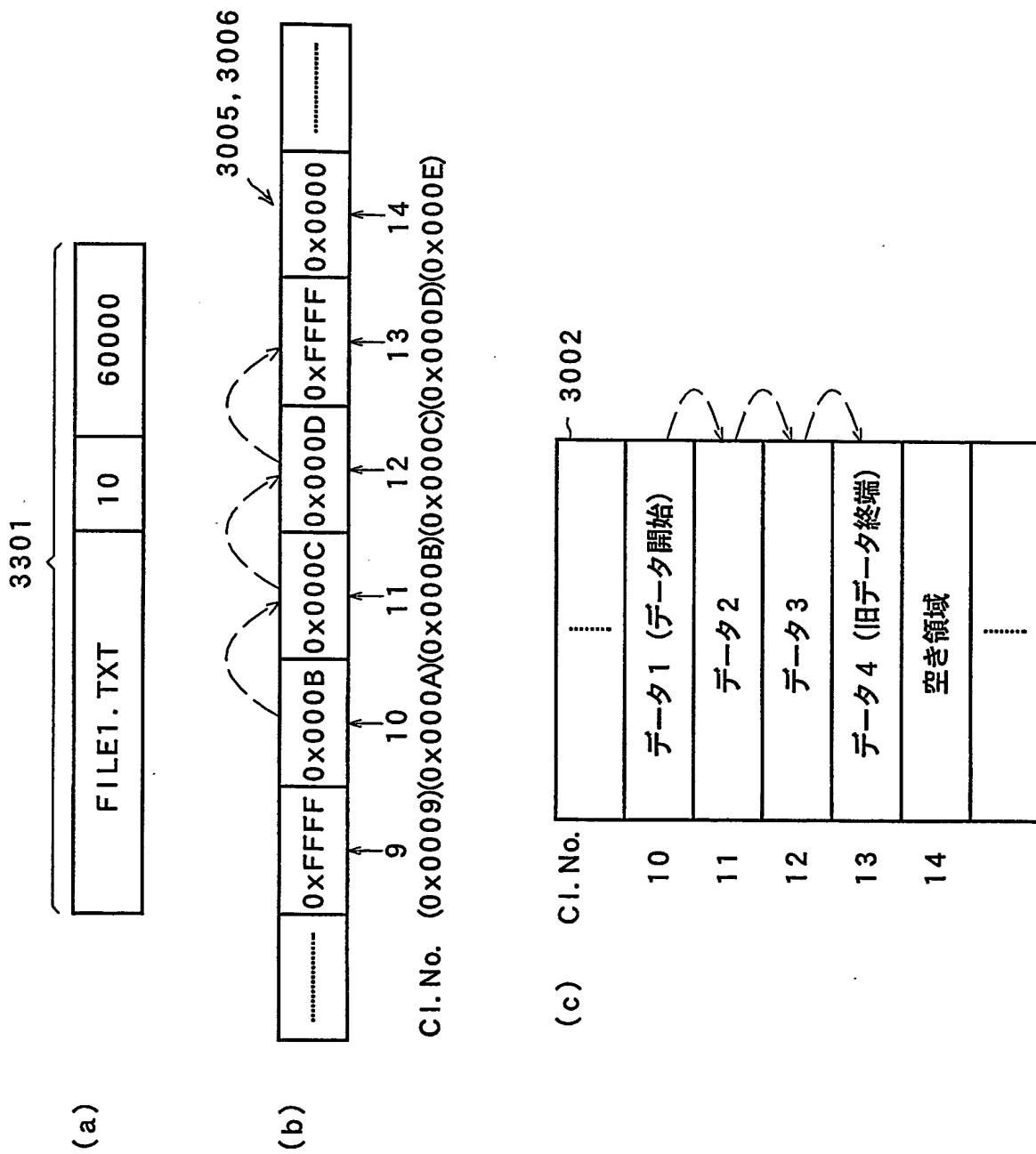
33 / 47

## 第33図



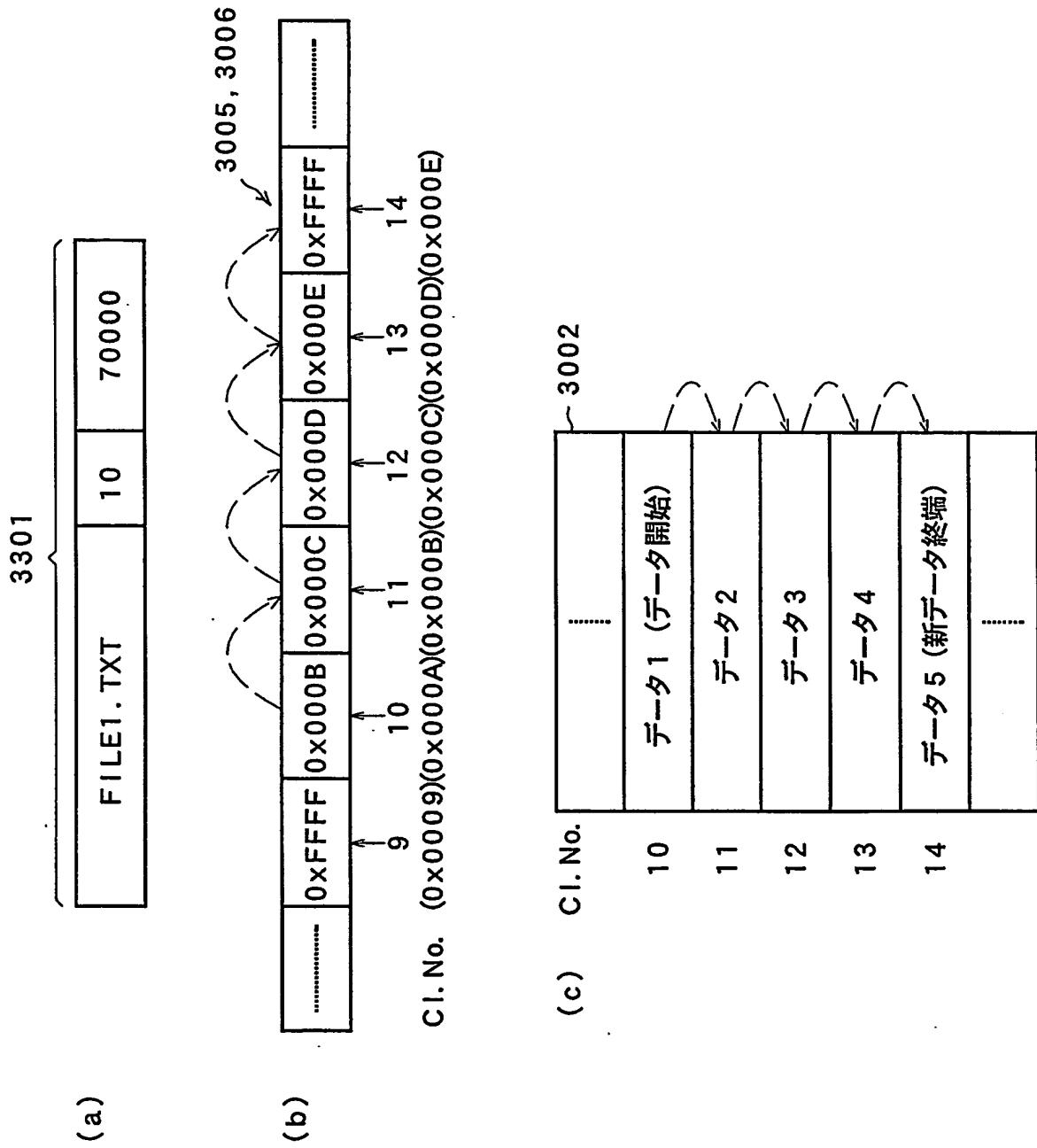
34 / 47

図34



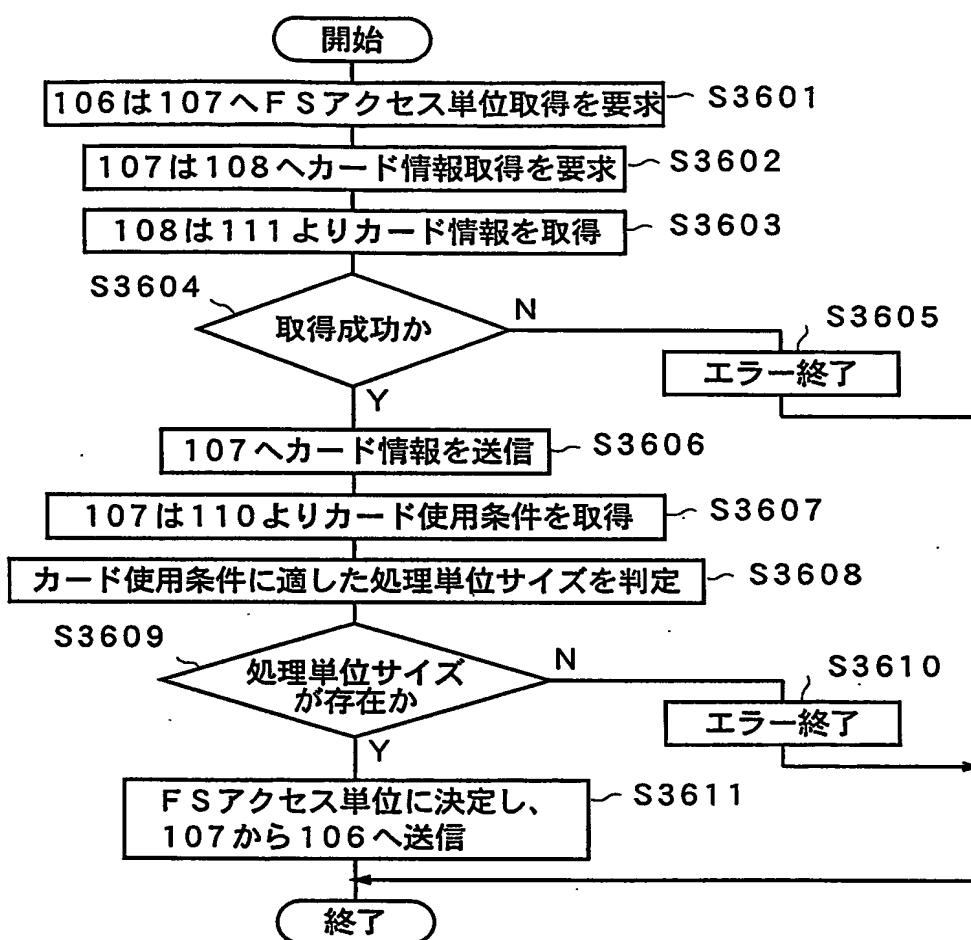
35 / 47

## 第35図



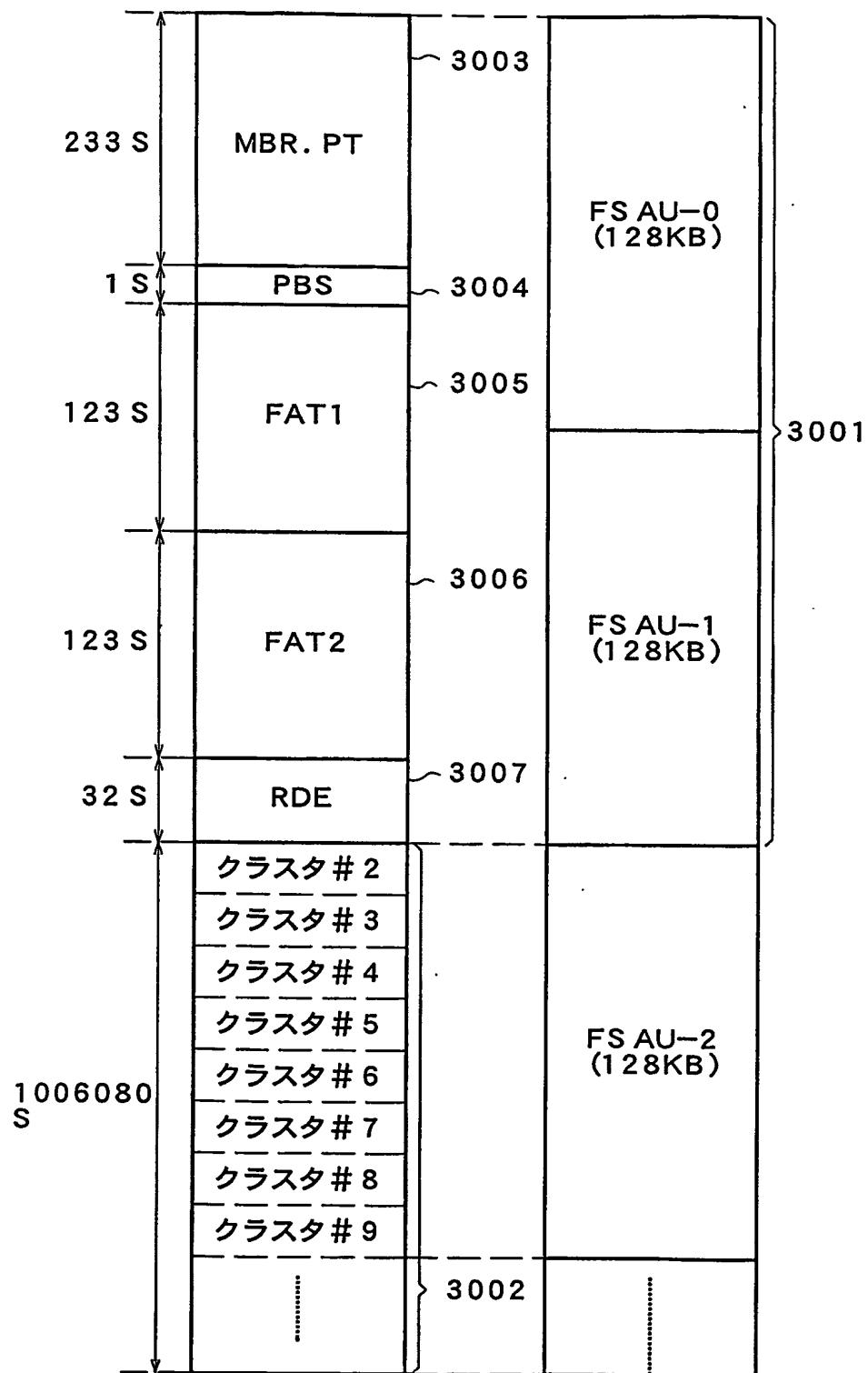
36 / 47

## 第36図



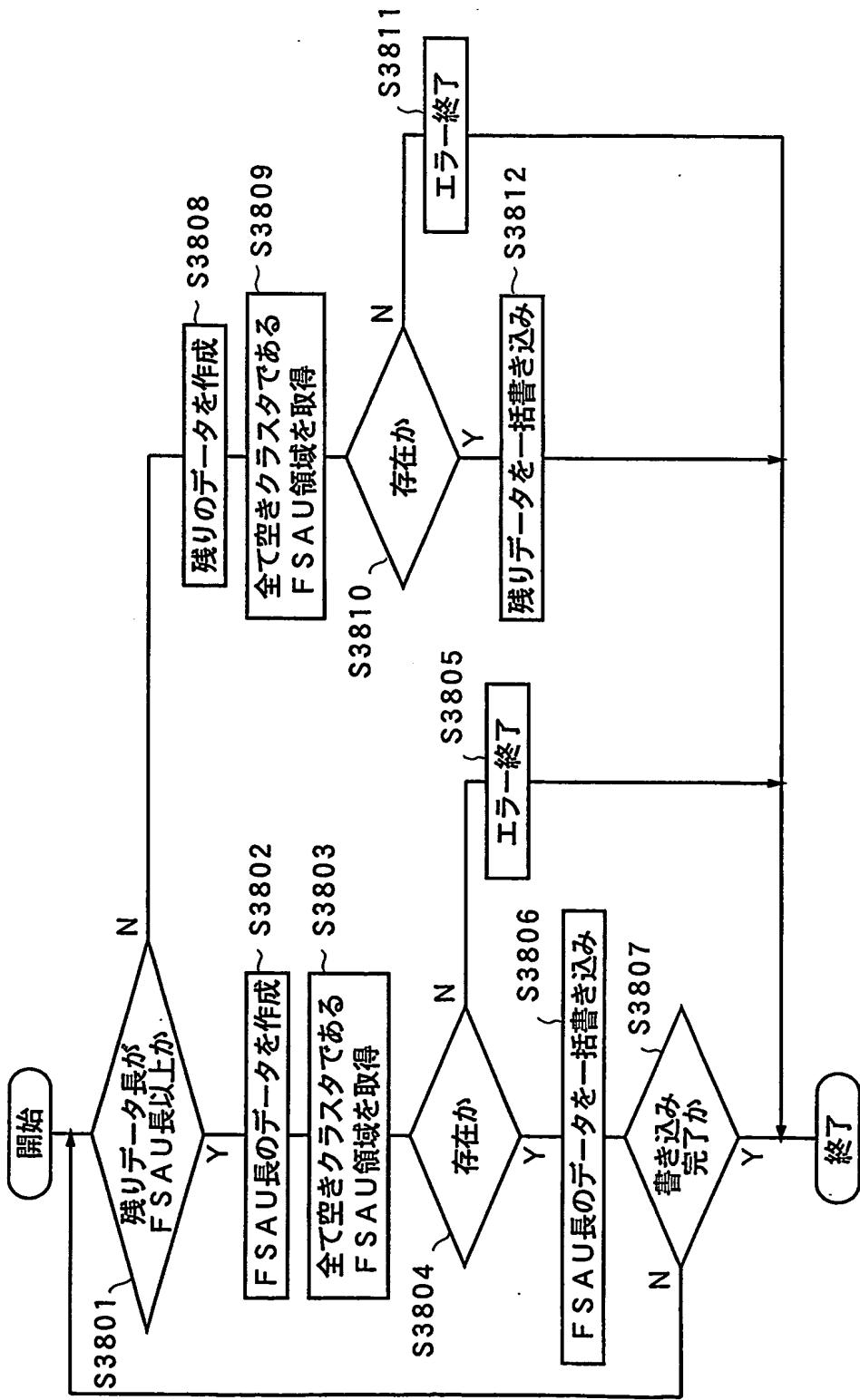
37 / 47

## 第37図



38 / 47

図 38



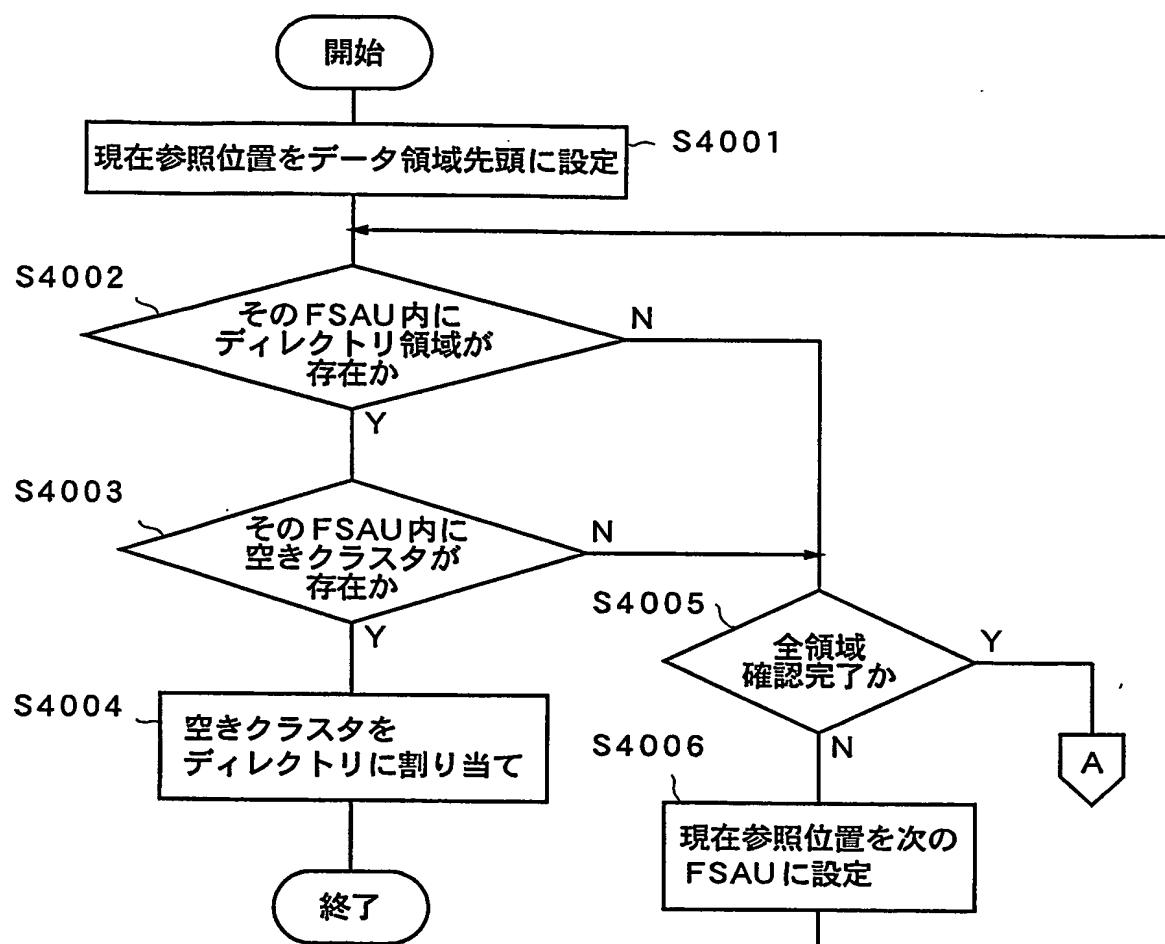
39 / 47

## 第39図

Cl. No.	3002
FSAU-- 0	2 FILE1 3 FILE1 4 空き 5 空き 6 空き 7 空き 8 空き 9 空き
FSAU- 1	10 DIR1 11 DIR1 12 空き 13 空き 14 空き 15 空き 16 空き 17 空き
FSAU- 2	18 空き 19 空き 20 空き 21 空き 22 空き 23 空き 24 空き 25 空き

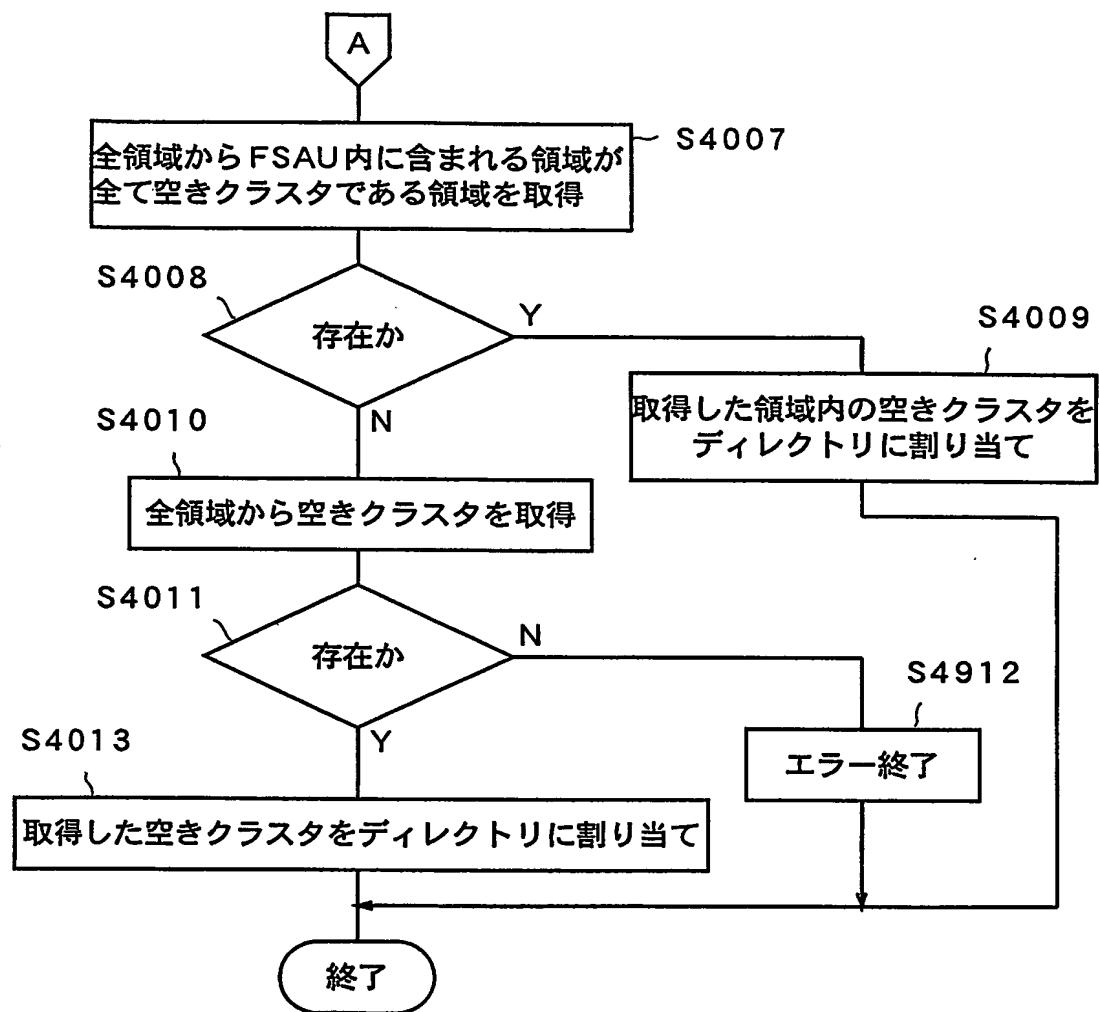
40 / 47

## 第40図



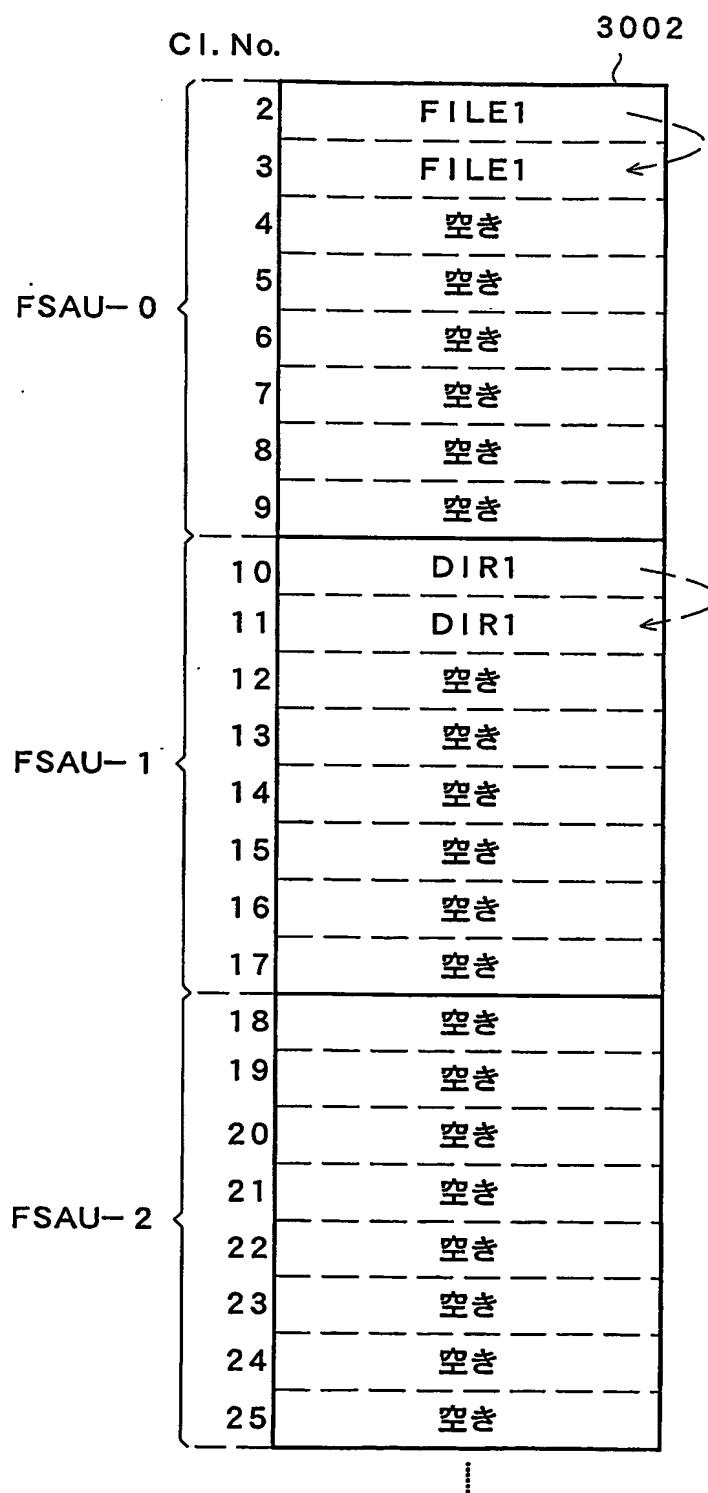
41 / 47

第41図



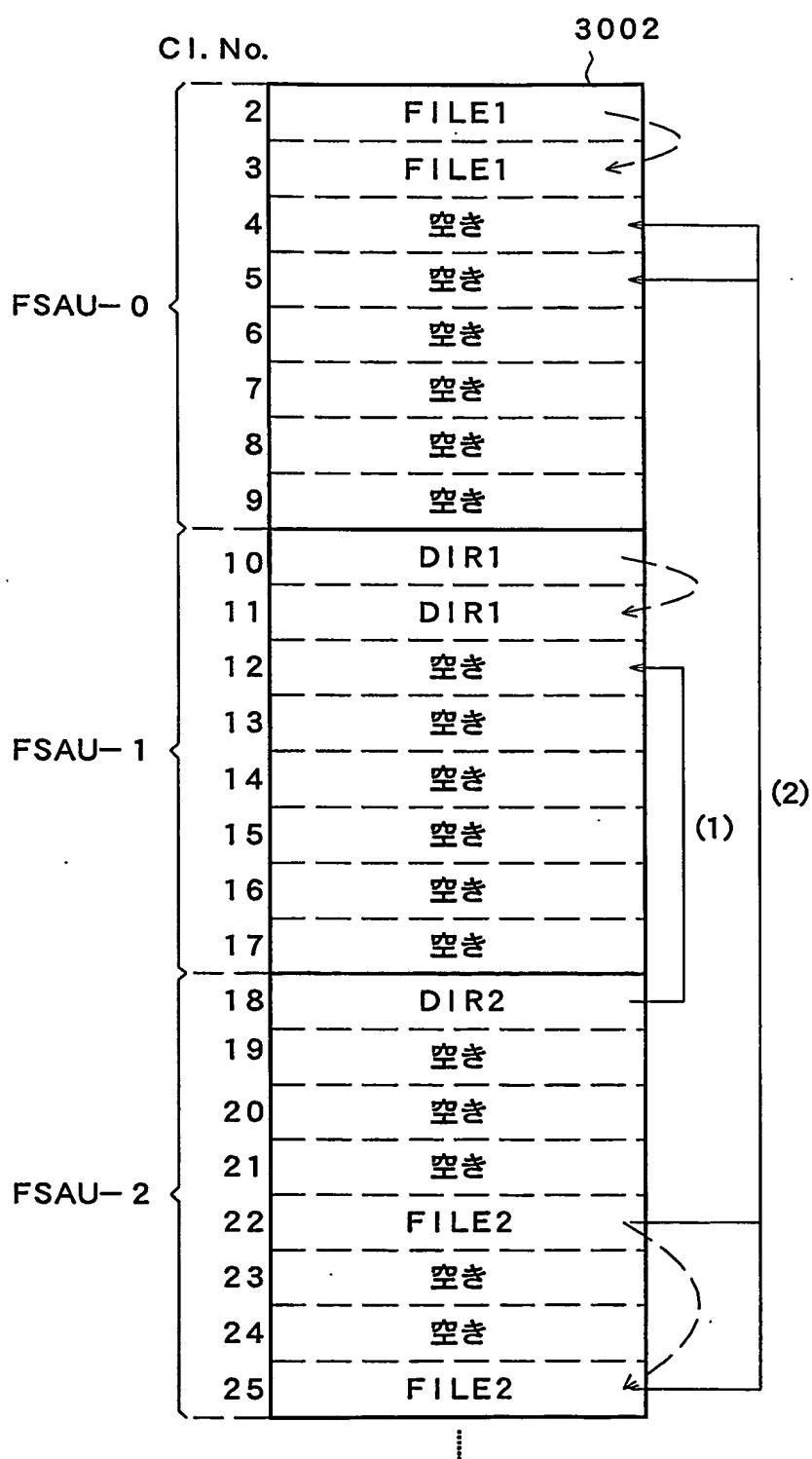
42 / 47

## 第42図



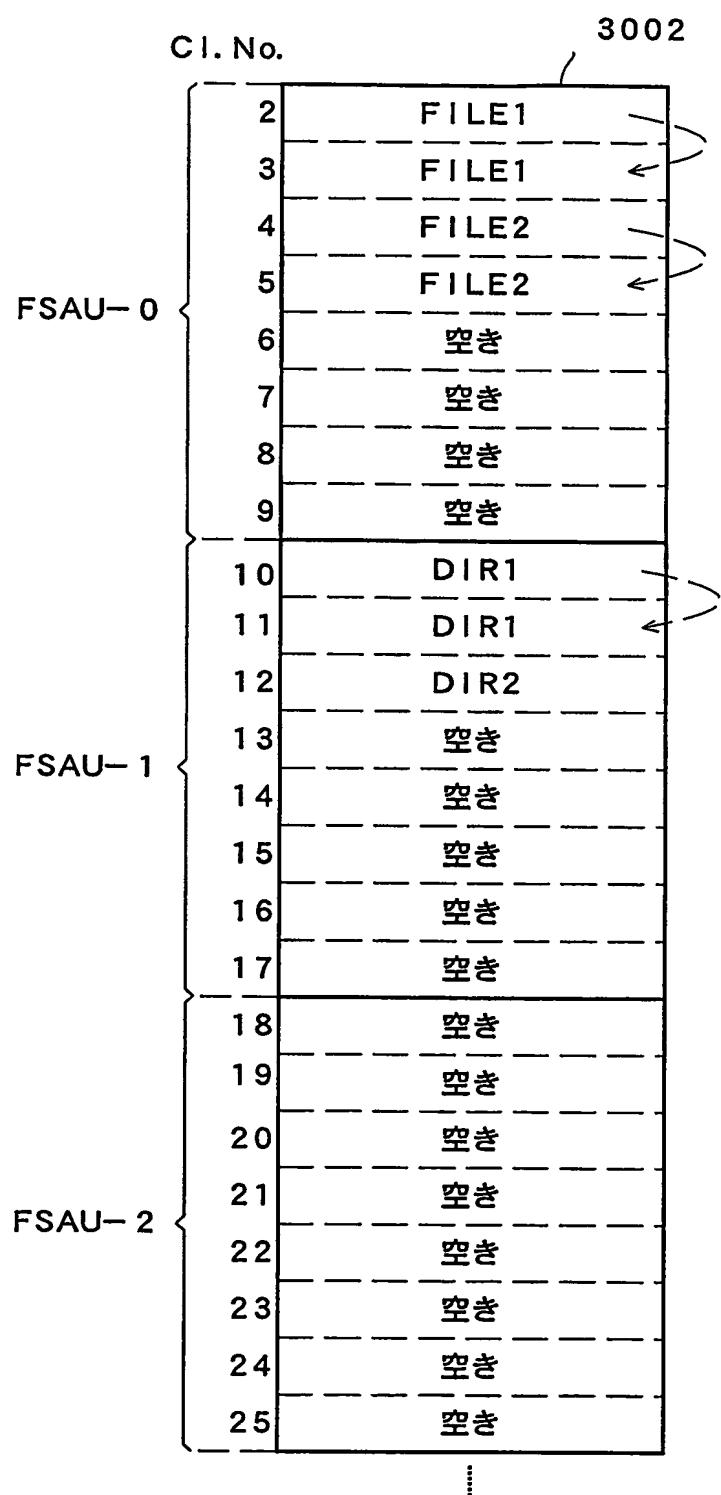
43 / 47

## 第43図



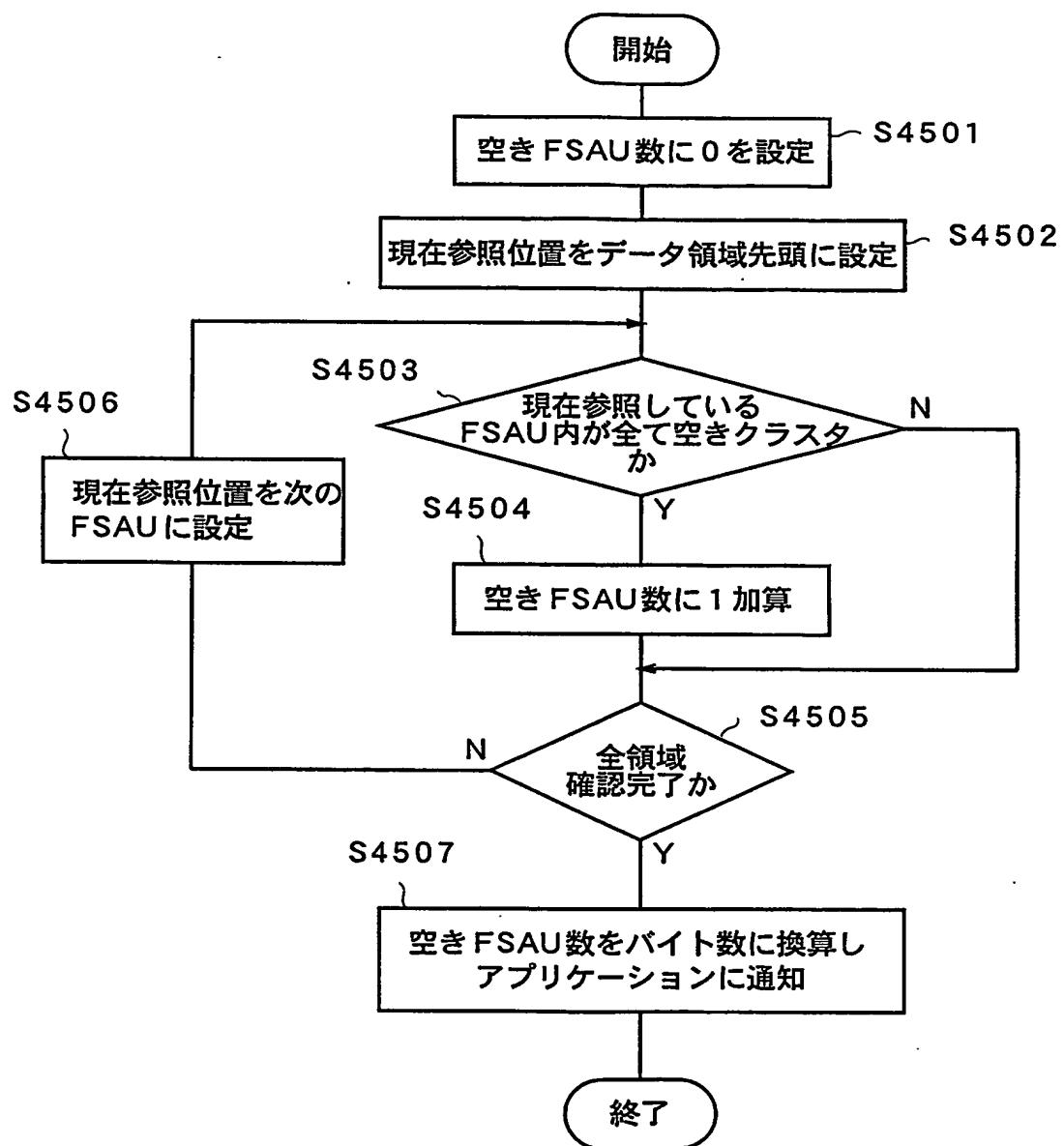
44 / 47

## 第44図



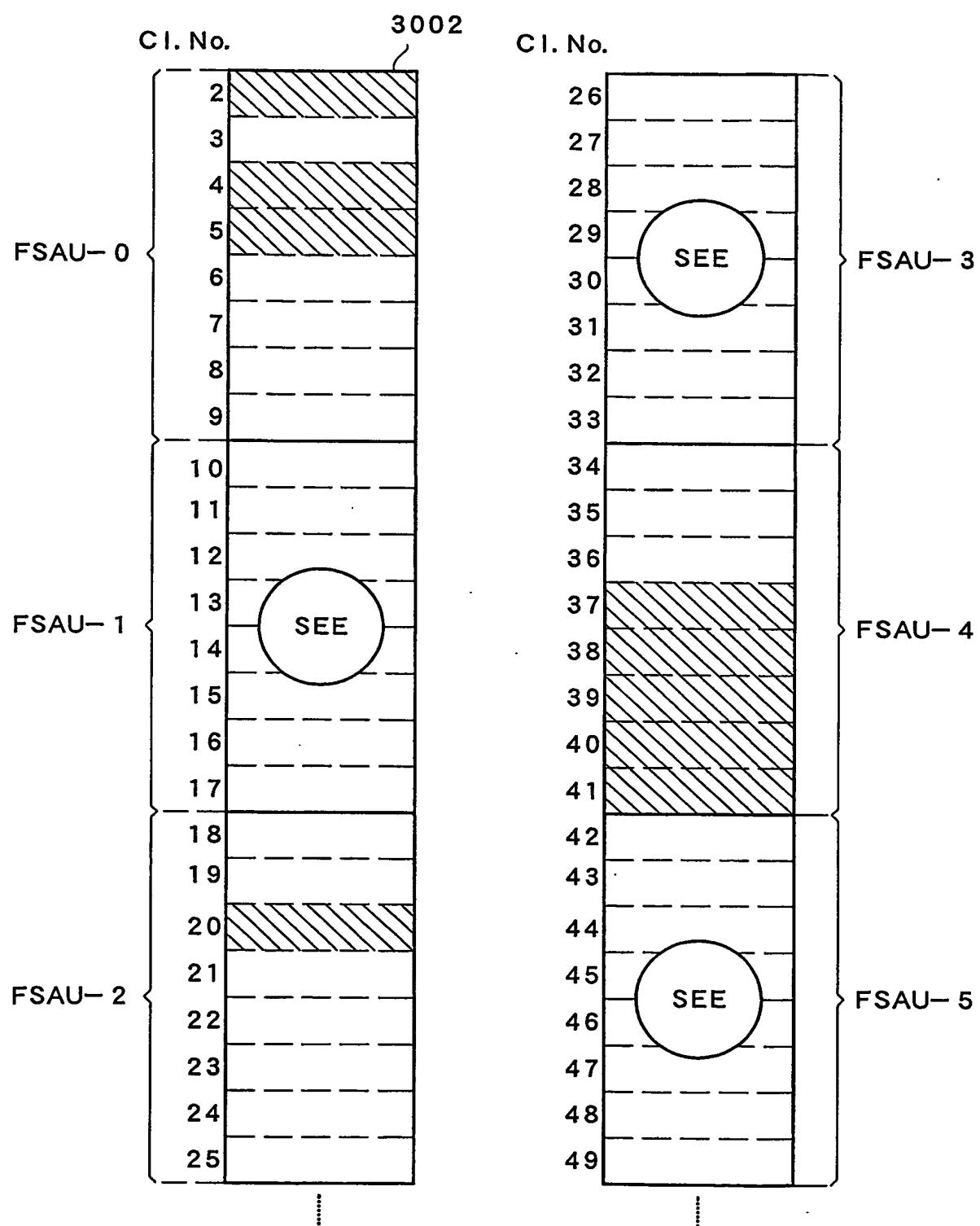
45 / 47

第45図



46 / 47

## 第46図



47/47

図47

